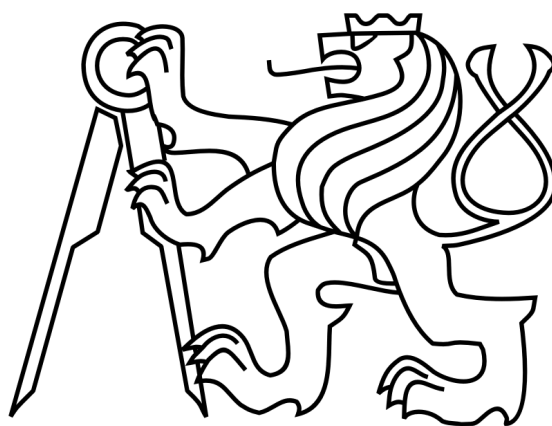


ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ V PRAZE

FAKULTA ELEKTROTECHNICKÁ

KATEDRA ŘÍDICÍ TECHNIKY



DIPLOMOVÁ PRÁCE

Řídicí jednotka pro laserovou projekci

Praha, 2007

Petr Svoboda

## **Prohlášení**

Prohlašuji, že jsem svou diplomovou práci vypracoval samostatně a použil jsem pouze podklady (literaturu, projekty, SW atd.) uvedené v příloze seznamu.

V Praze dne \_\_\_\_\_

\_\_\_\_\_

podpis

## **Poděkování**

Na tomto místě bych rád poděkoval svému vedoucímu diplomové práce Ing. Michalu Sojkovi za vedení a odborné konzultace. Dále pak Ing. Janu Šifnerovi za odborné připomínky v průběhu řešení práce a za zapůjčení hlavice laserové projekce. Také děkuji rodině a přátelům za podporu a zázemí, které mi poskytovali po celou dobu studia.

## Abstrakt

Tato práce se zabývá návrhem a realizací řídicí jednotky vektorové laserové projekce pro pražské planetárium. Řídicí jednotka musí být navržena tak, aby mohla být zaměněna za stávající systém bez velkých zásahů. Komunikace mezi nadřazeným PC a jednotkou je řešen pomocí UDP protokolu. Část diplomové práce řeší návrh hardware tvořený procesorovou deskou DNP/5280 s procesorem ColdFire, která je rozšířena o další periférii potřebné k řízení systému laserové projekce, především o DA převodníky. Další částí je návrh řídicího software v programovacím jazyce C pro real time operační systém eCos. Poslední částí této práce je napsání simulátoru laserové projekce na PC pomocí knihovny SDL.

## Abstract

The main subject of this diploma thesis is to design and create control unit for vector laser projection for Planetarium of Prague. The control unit has to be designed to be able to work with existing system placed in planetarium. Communication between control PC and the control unit is done by UDP protocol. One part of this thesis is design of hardware composed of embedded board based on ColdFire processor and extended with periphery used to control the projection system, especially DA converters. The next part is the control software which is programmed in C language for real time operating system eCos. The last part of this diploma thesis is simulation software of laser projection for PC using SDL library.

## Návrh zadání diplomové práce

Pro studenta 5. ročníku:      **Petr Svoboda**  
Obor:                              **Technická kybernetika**  
E-mail:                            **svobop7@fel.cvut.cz**  
Název tématu (stručně):      **Řídicí jednotka pro laserovou projekci**  
Název tématu anglicky:      **Laser Projection Control Unit**

Zásady pro vypracování:

- 1) Seznamte se s možnostmi grafické projekce pomocí laserového paprsku (viz např. <http://www.camtech.com/>) a systémem laserové projekce v pražském Planetáriu.
- 2) Navrhněte a realizujte hardware pro řízení akustooptického modulátoru a vychylovacích zrcátek, který bude s nadřazeným počítačem komunikovat po sběrnici Ethernet.
- 3) Naprogramujte jednotku tak, aby spolupracovala se stávajícím řídicím softwarem a vytvořte jednoduchou testovací aplikaci.
- 4) Navrhněte model laserové projekce provýuku.
- 5) Projekt zdokumentujte a vytvořte mu webové stránky.

Doporučená literatura:

(uvádějte, prosím, jméno a příjmení autora, název literatury, místo a rok vydání)

Vedoucí diplomové práce:    Ing. Michal Sojka

Oponent diplomové práce:    Ing. Jan Šifner

.....  
podpis odpovědného pracovníka zakatedru

.....  
podpis zadávajícího

**V případě, že oponent není zaměstnancem fakulty, uveďte, prosím, jeho údaje na druhou stranu tohoto listu:**

Jméno a příjmení (včetně titulů): Ing. Jan Šifner

Rodné číslo: 660627/0319

Telefon: 602 224 873

Bydliště: Elektrárenská 9, 101 00 Praha 10

Název a adresa pracoviště: **PLANETÁRIUM PRAHA**  
**Královská obora 233, 170 21 Praha 7**

Telefon do zaměstnání: 233 376 452

# Obsah

1. Úvod.....	10
2. Laserová projekce.....	11
2.1 Laser.....	11
2.2 Vychylovací systém zrcátek (optický scanner).....	12
2.3 Akusticko-optický modulátor.....	12
2.4 Diskotékové efekty.....	13
3. Návrh a realizace řídicí jednotky.....	14
3.1 Požadavky na řídicí jednotku.....	14
3.2 Popis DIL/NetPC DNP/5280.....	15
3.2.1 Použité periferie procesoru MCF528x.....	15
3.3 Rozšiřující deska LPCU.....	22
3.3.1 Napájecí část.....	23
3.3.2 Logické IO.....	23
3.3.3 Sériové IO a ethernet.....	23
3.3.4 USB.....	24
3.3.5 AD/DA.....	24
3.3.6 Návrh a osazení plošného spoje.....	27
3.4 Řídicí software.....	28
3.4.1 eCos.....	28
3.4.2 Popis běhu programu.....	30
3.4.3 Implementace počítání referencí.....	32
3.4.4 Vykreslování pod OS Linux a Windows.....	33
3.4.5 Vykreslování pod OS eCos.....	33
4. Výsledky.....	35
4.1 Výsledky ze simulátoru.....	35
4.2 Výsledky s řídicí jednotkou LPCU.....	35
4.2.1 Výsledky měřené na Osciloskopu.....	35
4.2.2 Výsledky s laserovou projekcí.....	37
5. Podklady pro školní model.....	38
6. Webové stránky projektu.....	38
7. Závěr.....	39
8. Použitá literatura.....	40
9. Přílohy.....	43
Příloha č.1: Tabulka pinů konektorů LPCU.....	43
Příloha č.2: Schémata LPCU.....	45
Příloha č.3: Plošný spoj.....	52
Příloha č.4: Osazení desky.....	53
Příloha č.5: Obsah příloženého CD.....	54

## Seznam obrázků

Obr. 2.1: Rozvod laserového paprsku.....	11
Obr. 2.2: Soustava galvanometrů tvořící optický scanner.....	12
Obr. 2.3: akusticko-optický modulátor.....	12
Obr. 2.4: Diskotékové efekty.....	13
Obr. 3.1: Blokové schéma jednotky a její zapojení do systému laserové projekce.....	14
Obr. 3.2: DIL/NetPC DNP/5280.....	15
Obr. 3.3: Blokové schéma modulu QSPI.....	16
Obr. 3.4: Blokové schéma modulu PIT.....	18
Obr. 3.5: Blokové schéma řídicí jednotky LPCU.....	22
Obr. 3.6: Blokové schéma napájení LPCU.....	23
Obr. 3.7: Datový rámec AD8801.....	25
Obr. 3.8: Datový rámec AD5555.....	25
Obr. 3.9: Typické zapojení AD5555 s bipolárním výstupem.....	26
Obr. 3.10: Naprogramovaná funkce CPLD Xilinx.....	26
Obr. 3.11: Osazená deska.....	27
Obr. 3.12: Struktura systému eCos.....	28
Obr. 3.13: Konfigurace eCos pro desku DNP/5280 – výběr šablony.....	29
Obr. 3.14: Konfigurace eCos pro desku DNP/5280 – přidání balíčků.....	29
Obr. 3.15: Vývojový diagram programu.....	30
Obr. 3.16: Typický běh programu.....	30
Obr. 3.17: Stavový automat UDP serveru.....	31
Obr. 3.18: Vývojový diagram čítače referencí.....	32
Obr. 3.19: Stavový automat vykreslování.....	33
Obr. 4.1: Výstupy simulátoru.....	35
Obr. 4.2: Výstup na osciloskop.....	36
Obr. 4.3: Výstup z osciloskopu: scanner, barvy a schody.....	36
Obr. 4.4: Výstupy laseru.....	37
Obr. 6.1: Webové stránky projektu.....	38
Obr. 9.1: Schéma Main.....	45
Obr. 9.2: Schéma Ucc.....	46
Obr. 9.3: Schéma I/O.....	47
Obr. 9.4: Schéma Serial I/O.....	48
Obr. 9.5: Schéma AD/DA.....	49
Obr. 9.6: Schéma Isolation.....	50
Obr. 9.7: Schéma USB.....	51
Obr. 9.8: Tištěný spoj – horní strana.....	52
Obr. 9.9: Tištěný spoj - spodní strana.....	52
Obr. 9.10: Rozmístění součástek – horní strana.....	53
Obr. 9.11: Rozmístění součástek – spodní strana.....	53
Obr. 9.12: Struktura CD.....	54



## Seznam tabulek

Tabulka 3.1: Nastavení registru QSPI[QMR].....	17
Tabulka 3.2: Nastavení registru QSPI[QDLYR].....	17
Tabulka 3.3: Nastavení registru QSPI[QWR].....	17
Tabulka 3.4: Nastavení registru QSPI[QIR].....	18
Tabulka 3.5: Nastavení registru PIT0[PCSR].....	19
Tabulka 3.6: Nastavení registru PIT1[PCSR].....	20
Tabulka 3.7: Konektory na desce LPCU.....	22
Tabulka 3.8: Připojení části “Sériové IO“ k DNP/5280.....	24
Tabulka 3.9: Připojení USB k DNP/5280.....	24
Tabulka 9.1: Popis pinů konektorů LPCU.....	44
Tabulka 9.2: Struktura CD.....	54

## 1. Úvod

Laserová projekce se v dnešní době rychle rozvíjí a proniká i do TV techniky. Její výhodou je možnost promítat obrazy na členité objekty, aniž by se na nerovných plochách obraz rozostřil, teoreticky nekonečná promítací hloubka a vysoká ostrost obrazu.

Tato diplomová práce se zabývá návrhem a realizací řídicí jednotky pro vektorovou laserovou projekci pro pražské planetárium, kde chtějí vlastní systém modernizovat. Cílem je navrhnout zařízení jednoduše rozšiřitelné a projekt zdokumentovat. Další využití řídicí jednotky je budoucí realizace modelu laserové projekce pro školní účely. V rámci této diplomové práce byl také naprogramován i simulátor laserové projekce na PC, které lze využít pro přípravu programu projekce.

## 2. Laserová projekce

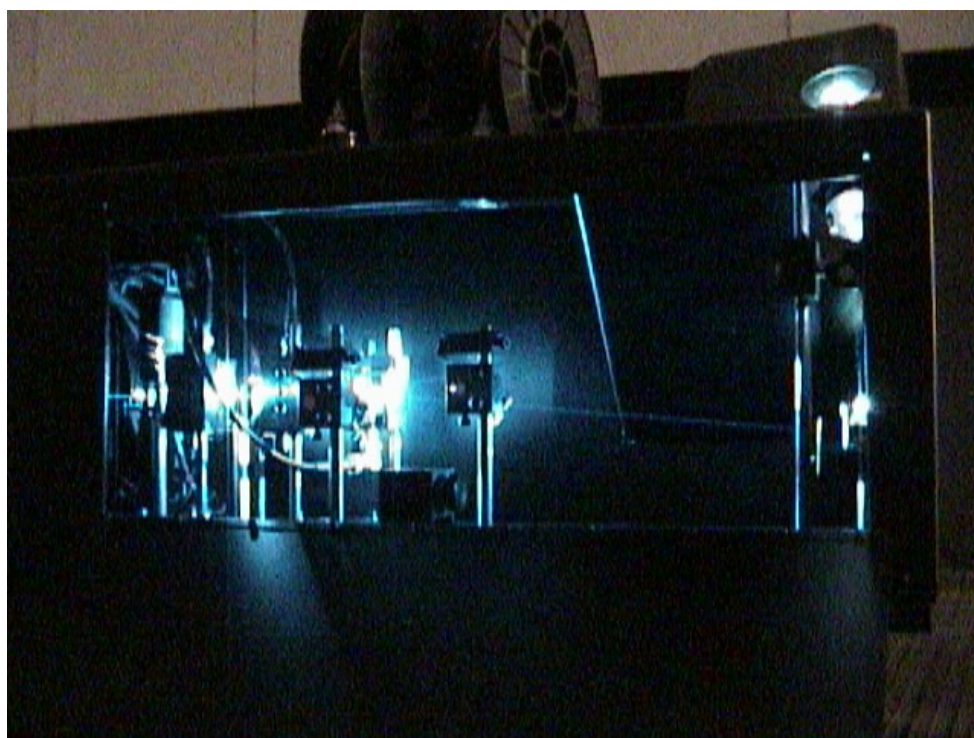
Pomocí laserové projekce je možné promítat jak rastrové obrázky, typické pro televizní přenos, tak vektorovou grafiku. Oba tyto druhy projekce se liší prakticky jen v provedení projekční hlavy. Laserová projekce se využívá například k projekci reklamy na výškové budovy nebo vodní hladinu, kde projekci nevadí členitost projekční plochy (laserový paprsek zachovává svou kolimační vlastnost<sup>1</sup> a tím je zaručen ostrý obraz i na nerovných plochách).

V následujících sekcích jsou popsány části vektorové laserové projekce a světelné efekty používané v pražském planetáriu.

### 2.1 Laser

Laser (Light Amplification by Stimulated Emission of Radiation) je optický zdroj elektromagnetického záření (světla), které je polarizované, koherentní, monochromatické a je vyzařováno v úzkém svazku. Princip laseru využívá zákonů kvantové mechaniky a termodynamiky [1].

V planetáriu používají laser s výkonem 5W generující osm barev (Obr. 2.1).



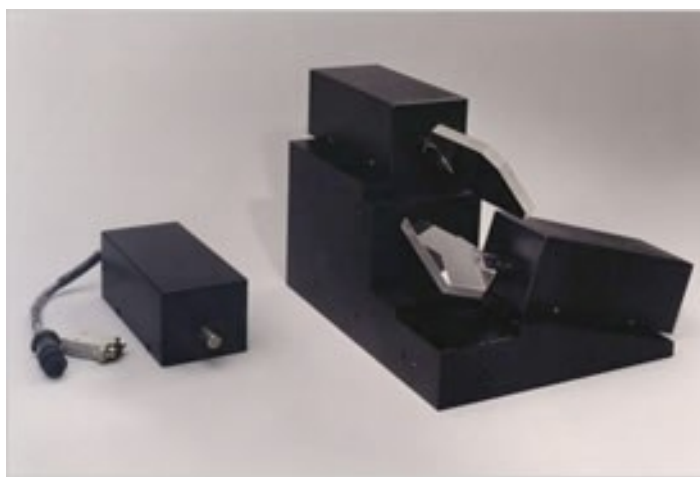
*Obr. 2.1: Rozvod laserového paprsku*

---

<sup>1</sup> průzornost úzkou štěrbinou

## 2.2 Vychylovací systém zrcátek (optický scanner)

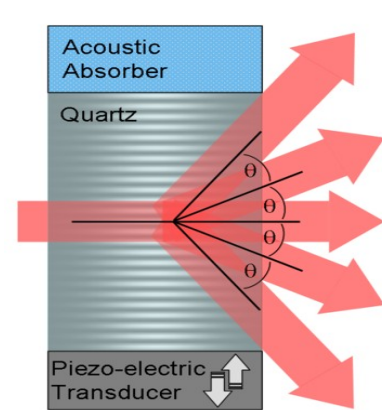
Optický scanner se skládá ze dvou galvanometrů s uzavřenou zpětnou vazbou, osazených zrcátka s vysokou odrazivostí 99%. Tato zrcátka jsou na sebe navzájem kolmá (viz Obr. 2.2) a jejich natáčením dochází k vychylování laserového paprsku dopadajícího na jedno ze zrcátek. Protože reakční doba servomotorů na malý úhel (přechodová charakteristika) se pohybuje v řádu desítek mikrosekund, dochází tím k velmi rychlému vychylování laserového paprsku. Výsledkem je pro oko celistvý a neblíkající obrázek nebo animace (využívá se pomalé reakce sítnice oka obdobně jako v kinematografii) [2].



Obr. 2.2: Soustava galvanometrů tvořící optický scanner

## 2.3 Akusticko-optický modulátor

Akusticko-optický modulátor (AOM) je složen z destičky z měkkého krystalu kysličníku teluričitého, na jehož vstupní části je uložen piezoelektrický měnič převádějící elektrický signál na mechanické vlnění, které se šíří krystalem k druhému konci, kde je absorbér pohlcující toto vlnění. Mechanická vlna, šířící se krystalem, mění jeho hustotu a tím i jeho index lomu. Pomocí AOM může být řízeno vychýlení paprsku o úhel  $\theta$  paprsku (viz Obr. 2.3), který závisí přímo na vlnové délce světla a nepřímo na vlnové délce mechanické vlny. Dále je možné řídit intenzitu odchýlením části paprsků z původního směru, které je závislé na intenzitě (amplitudě) mechanického vlnění. Zbylé paprsky, které neprojdou do vstupní části optického vedení, pohlcuje absorbér. Tím může být modulována výstupní intenzita typicky v rozsahu 0 až 80% z intenzity vstupního paprsku [1], [3].



Obr. 2.3: akusticko-optický modulátor

## 2.4 Diskotékové efekty

V planetáriu laserovou projekci doplňují efekty běžně používané na diskotékách, jako jsou například zrcadlová koule nebo otočné světelné hlavy (viz Obr. 2.4) apod. Řízení těchto efektů probíhá po sběrnici DMX [4], [5].



Zrcadlová koule



Otočná světelná hlava

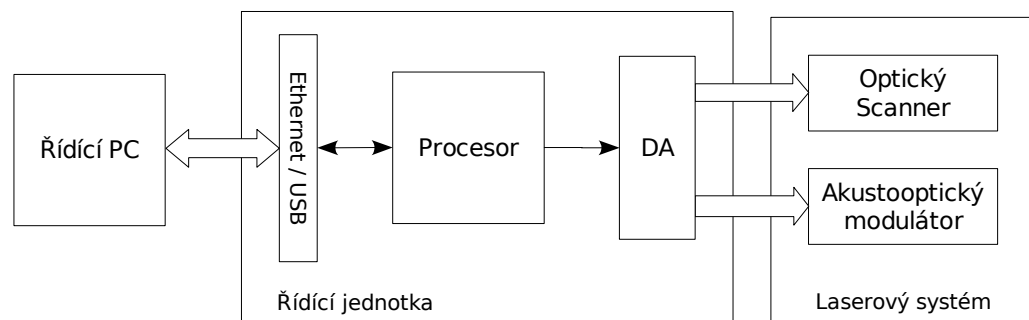
*Obr. 2.4: Diskotékové efekty*

### 3. Návrh a realizace řídicí jednotky

Tato kapitola se zabývá vlastním návrhem a realizací řídicí jednotky. Sekce 3.2 a 3.3 rozebírají návrh hardwaru a nastavení periférií procesoru. Sekce 3.4 se zabývá popisem řídicího softwaru.

#### 3.1 Požadavky na řídicí jednotku

Řídicí jednotka musí obsahovat hardware pro řízení akusticko-optického modulátoru a optického scanneru. Řídicí signály pro akusticko-optický modulátor jsou 0-5V, pro každý z osmi kanálů [2]. Řídicí signály pro optický scanner jsou v rozsahu  $\pm 5V$ , pro každý směr [6]. Komunikace s nadřazeným systémem (obslužné PC) bude probíhat po sběrnici Ethernet pomocí protokolu UDP. Blokové schéma zapojení jednotky do systému laserové projekce je na Obr. 3.1.



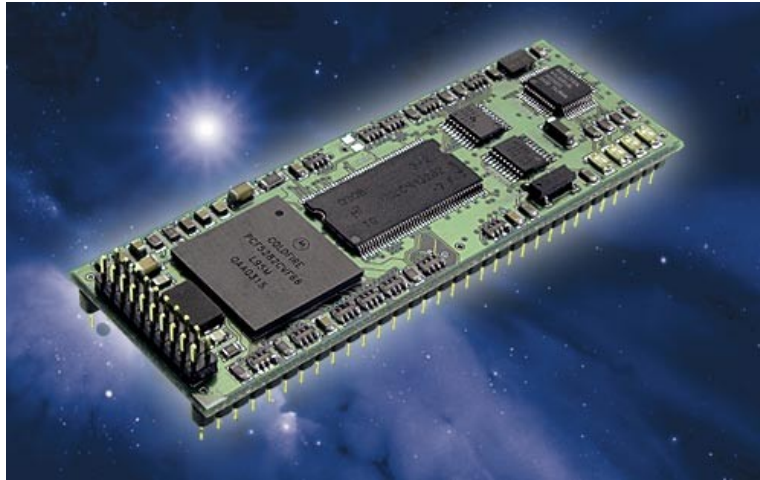
Obr. 3.1: Blokové schéma jednotky a její zapojení do systému laserové projekce

Řídicí jednotka bude instalována v pražském Planetáriu, kde bude vyměněna za stávající systém, a proto musí implementovat komunikační protokol popsáný v [7]. V budoucnu se také počítá s realizací modelu laserové projekce pro školu, kde bude sloužit pro výuku programování v reálném čase a sloužit k prezentaci katedry na Dny otevřených dveří.

Hardware řídicí jednotky je tvořen ze zakoupené procesorové desky DIL/NetPC DNP/5280 (Obr. 3.2) od firmy SSV EMBEDDED SYSTEMS<sup>2</sup> s předinstalovaným RedBoot boot loaderem pro real-time operační systém eCos. Deska DNP/5280 je osazena procesorem z rodiny ColdFire a řadičem sběrnice Ethernet. K této desce je připojena navržená rozšiřující deska LPCU, která ji doplňuje o potřebné periférie, použité pro řízení systému laserové projekce – analogovou část s DA převodníky, řadiče sběrnice USB a DMX. Periférie, které jsou připojeny k laserovému systému, jsou pro zvýšení bezpečnosti celého zařízení a pro ochranu procesorové desky, galvanicky odděleny.

<sup>2</sup> <http://www.ssv-embedded.de/>

### 3.2 Popis DIL/NetPC DNP/5280



Obr. 3.2: DIL/NetPC DNP/5280

Procesorová deska DIL/NetPC DNP/5280 je kompaktní embedded systém založený na procesoru s architekturou ColdFire (Freescale 32-bit MCF5282) a je možné ji zasadit do běžné DIL64 patice s roztečí pinů 2,54mm. DIL/NetPC je speciálně navržena pro produkty, které potřebují připojení do 10 nebo 100 Mbps sítě Ethernet. Dále nabízí dvě asynchronní sériové linky RS232 s TTL vstupní/výstupní úrovní a handshake signály, I2C sériové rozhraní, SPI linku s programovatelnou frontou příkazů, CAN rozhraní s podporou specifikace 2.0B, 20 vysokorychlostních vstupů/výstupů a 8-bitovou externí rozšiřující sběrnici se vstupy pro přerušení a signály chip select pro výběr až šestnácti externích zařízení. Deska disponuje 16MB SDRAM operační pamětí a 8MB FLASH pamětí pro umístění operačního systému, zásobníku TCP/IP a také zde umožňuje ukládat vlastní program a jeho data.

#### 3.2.1 Použité periferie procesoru MCF528x

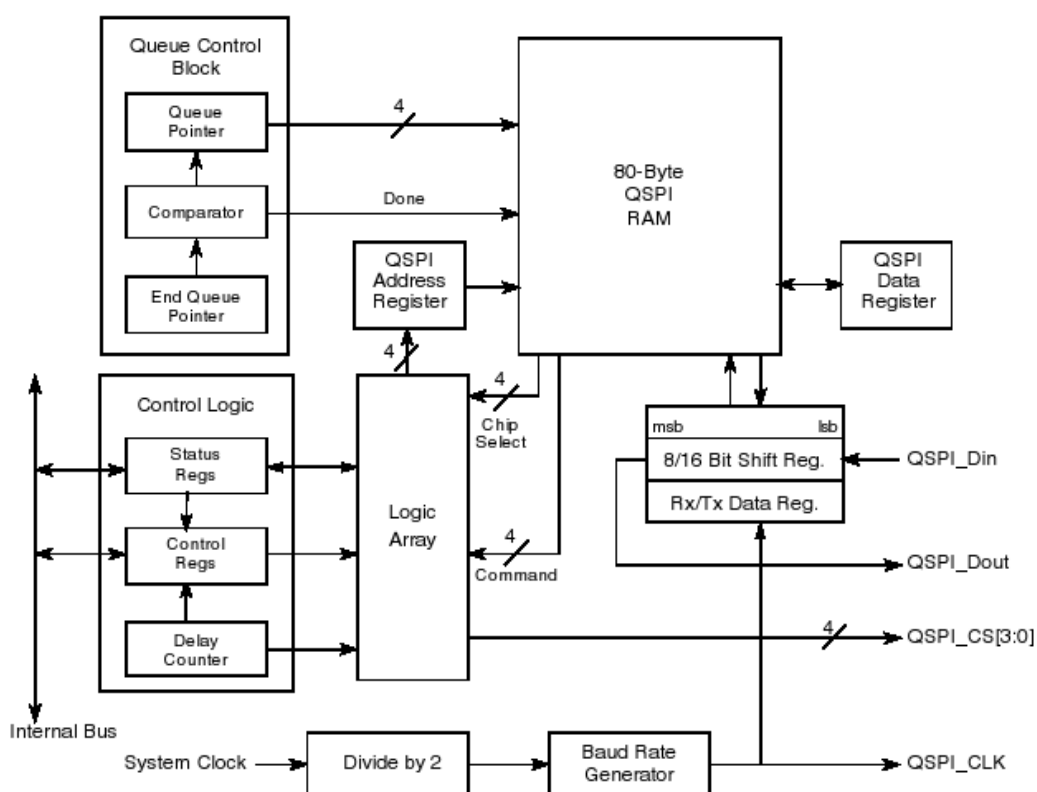
V následujících odstavcích jsou popsány periferie procesoru QSPI, PIT a GPIO použité v řídicím programu a jejich základní nastavení.

##### QSPI (Queued Serial Peripheral Interface)

Serial Peripheral Interface (SPI) je synchronní, sériová, plně duplexní, komunikační linka. Zařízení komunikují v režimu master-slave, kde zařízení typu master iniciuje datový rámec. Na sběrnici je možné připojit více slave zařízení s individuálním slave (chip) select řídicím signálem [8]. QSPI modul je pak řadič SPI s možností zařadit posílaná data do fronty přenosů. Takto lze zařadit do fronty až 16 přenosů najednou, které pak probíhají bez zásahu procesoru [9]. Blokové schéma QSPI modulu je na Obr. 3.3.

### Souhrn vlastností QSPI modulu procesorů MCF528x:

- Programovatelná fronta umožňuje až 16 přenosů
- Podporuje osmi až šestnácti bitový přenos dat
- Čtyři chip-select signály umožňují kontrolovat až 15 zařízení<sup>3</sup>
- Přenosové rychlosti od 129.4 Kbit/s do 16.67 Mbit/s při frekvenci systémových hodin 66 Mhz
- Programovatelné prodlevy před a po přenosu dat
- Programovatelná fáze a polarita hodinového signálu
- Podpora wraparound módu, který opakuje přenos dat uložených ve frontě přenosů



Obr. 3.3: Blokové schéma modulu QSPI

<sup>3</sup> DIL/NetPC DNP/5280 má vyveden pouze jeden CS signál



**Registry QSPI a jejich základní nastavení v aplikaci:**

U každého registru jsou vždy popsány jeho vlastnosti a v tabulce pod je uvedeno nastavení v programu řídicí jednotky. Všechny registry QSPI jsou 16ti bitové.

- **QSPI Mode Register (QMR)**

Nastavuje základní operační vlastnosti QSPI modulu, které jsou polarita a fáze hodinových pulzů, přenosová rychlost, operační mód zařízení, počet přenášených datových bitů a také určuje možnost nastavení vysoké impedance výstupu po ukončení přenosu.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MSTR	DOHIE	BITS				CPOL	CPHA	BAUD							
1	0	0x0				0	0	0x04							

*Tabulka 3.1: Nastavení registru QSPI[QMR]*

Tabulka 3.1 popisuje nastavení zařízení do operačního módu typu master (MSTR), nepřecházet do stavu vysoké impedance (DOHIE), velikost přenosového bufferu 16 bitů (BITS), neaktivní stav hodinových pulzů je log. 0 (CPOL), posun dat při sestupné hraně (CHHA) a s frekvencí 8,25 Mhz (BAUD).

- **QSPI Delay Register (QDLYR)**

Zapíná zařízení a iniciuje přenos dat, nastavuje prodlevy mezi přenosy a určuje časové rozmezí od aktivace signálu chip select do spuštění hodinových pulzů.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SPE	QCD						DTL								
0	0x02						0x02								

*Tabulka 3.2: Nastavení registru QSPI[QDLYR]*

Tabulka 3.2 ukazuje nastavení zastavení QSPI modulu (SPE), nastavení dob na dva hodinové pulzy (QCD a DTL).

- **QSPI Wrap Register (QWR)**

Nastavuje wraparound mód a jeho vlastnosti, neaktivní úroveň signálu chip select a ukazatele na frontu přenosů.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HALT	WREN	WRTO	CSIV	ENDQP			CPTQP			NEWQP					
0	0	0	1	0x04			0x00			0x00					

*Tabulka 3.3: Nastavení registru QSPI[QWR]*

Tabulka 3.3 ukazuje nastavení vypnutí wraparound módu (WREN), nastavení neaktivní úrovně

signálu chip select na log. 1 (CSIV) a nastavení fronty na pět přenosů (konec fronty ENDQP a začátek NEWQP).

- **QSPI Interrupt Register (QIR)**

Nastavuje možnosti vyvolání systémového přerušení, způsoby zastavení přenosu dat a obsahuje informaci o dokončení přenosu všech dat z fronty.

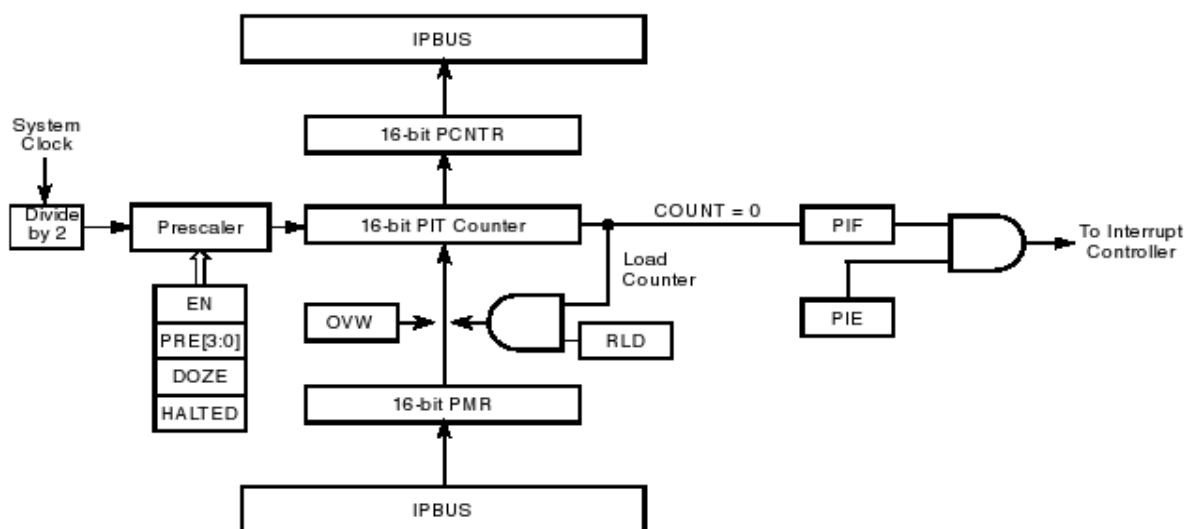
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WCEFB	ABRTB	–	ABRTL	WCEFE	ABRTE	–	SPIFE	–				WCEF	ABRT	–	SPIF
0	0	0	0	0	0	0	0	0x00				0	0	0	1

Tabulka 3.4: Nastavení registru QSPI[QIR]

Tabulka 3.4 popisuje nastavení vypnutí všech možností přerušení přenosu po jeho spuštění (WCEFE, ARBITE), zákaz vyvolání systémové přerušení (SPFIE) a smazání oznámení o dokončení přenosů (SPIF).

### PIT (Programmable Interrupt Timer)

Programmable interrupt timer je 16-bitový časovač, který při svém vypršení může vyvolat systémové přerušení. Časovač počítá z nastavené hodnoty do nuly, kde se zastaví, nebo může počítat dokola ve free-running módu. Procesor má čtyři moduly tohoto časovače (PIT0–PIT3) [9]. Moduly PIT0 a PIT1 jsou použity v řídicím programu a moduly PIT2 a PIT3 jsou využívány systémem eCos při profilování (PIT2) a pro rozvrhování procesů (PIT3). Blokové schéma PIT modulu je na Obr. 3.4.



Obr. 3.4: Blokové schéma modulu PIT

**Registry PIT:**

Všechny registry modulu PIT jsou 16ti bitové a u každého z nich jsou popsány jeho vlastnosti.

- **PIT control and status register (PCSR)**

Tento registr nastavuje základní operační vlastnosti časovače, které jsou nastavení děličky systémových hodin pro generování hodin časovače, nastavení běhu časovače v úsporných režimech procesoru, způsoby přepisování hodnoty časovače, vyvolání přerušení po přetečení, opětovného načtení přednastavené hodnoty časovače po dočítání do nuly, zapnutí časovače a obsahuje informaci o přetečení.

- **PIT modulus register (PMR)**

Registr, který nastavuje počáteční hodnotu časovače, ze které se má počítat do nuly.

- **PIT count register (PCNTR)**

Registr, který umožňuje přečíst aktuální hodnotu časovače.

Perioda časovače se nastaví pomocí registrů PSCR a PMR<sup>4</sup> podle vzorce:

$$T = \frac{PCSR_{PRE} * (PMR_{PM} + 1) * 2}{SystemClock} \quad \text{Vzorec 3.1,}$$

kde *SystemClock* je hodnota systémových hodin v Hz<sup>5</sup>.

**Nastavení pro řídicí jednotku:**

PIT0 – časovač je v programu použit pro přesné časování při vykreslování přímek obrázků.

Tabulka 3.5 popisuje nastavení děličky systémových hodin na 2 (PRE), zapnutí vyvolávání přerušení po přetečení (PIE) a opětovné načítání hodnoty časovače z registru PMR (RLD).

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
–				PRE				–	DOZE	HALTE D	OVW	PIE	PIF	RLD	EN
0x0				0x0				0	0	0	0	1	1	1	0

Tabulka 3.5: Nastavení registru PIT0[PCSR]

<sup>4</sup> Musí být nastaven bit RLD v registru PSCR

<sup>5</sup> DNP/5280 má systémové hodiny 64 MHz

Registr PIT0[PMR] je nastaven podle vzorce Vzorec 3.1 na hodnotu 639, aby výsledná perioda časovače byla 40 $\mu$ s viz [7].

PIT1 – časovač byl v programu použit pouze pro měření doby zvoleného úseku kódu.

Tabulka 3.6 popisuje nastavení děličky systémových hodin na 32 tak, aby hodnota v registru PIT1[PCNTR] odpovídala časovému úseku v  $\mu$ s. Dále popisuje nastavení zákazu vyvolávání systémového přerušení a neobnovování hodnoty časovače z registru PMR po jeho přetečení.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
–				PRE				–	DOZE	HALTE D	OVW	PIE	PIF	RLD	EN
0x0				0xXX				0	0	0	0	0	1	0	0

Tabulka 3.6: Nastavení registru PIT1[PCSR]

## GPIO (General Purpous Input Output)

Většině pinů procesoru používaných jako vstupy/výstupy modulů je možné nastavit několik funkcí. Pokud nejsou využívány pro svoji primární funkci mohou být nastaveny jako univerzální digitální vstupy/výstupy. Piny procesoru MCF5282 tvoří osmi<sup>6</sup> bitové porty. Každý port pak má vlastní konfigurační a řídicí registry [9].

### Registry GPIO:

Všechny registry GPIO jsou 8 bitové.

- **PORTn**

Registr uchovává stav, jak mají být nastaveny piny konkrétního portu n. Čtením tohoto registru se nezjistí aktuální stav pinů.

- **Port Data Direction Registers (DDRn)**

Registr nastavující jednotlivé piny portu n jako vstupy nebo výstupy. Nastavením korespondujícího bitu na log. 1 se konkrétní pin nastaví jako vstup, v opačném případě nastaví pin jako výstup.

- **Port Pin Data/Set Data Registers (PORTnP/SETn)**

Registr, pomocí kterého se nastavují piny portu n na log. 1. Zápis log. 0 nemá žádný efekt. Čtení registru PORTnP/SETn vrátí aktuální stav konkrétního portu n.

<sup>6</sup> Některé porty nevyužívají všech osmi bitů

- **Port Clear Output Data Registers (CLRn)**

Vymazáním bitů tohoto registru se nastaví konkrétní bity v PORTn registru na log. 0, nastavení na log. 1 nemá žádný efekt.

- **Port n Pin Assignment Register (PnPAR)**

Pomocí registru PnPAR se nastavuje, jestli se mají piny portu n chovat jako digitální vstupy/výstupy nebo jestli mají být přiřazeny k externímu.

### **Nastavení GPIO v programu řídicí jednotky:**

Následuje popis použitých portů a jejich nastavení v programu.

#### **Port QS:**

Všechny piny portu QS jsou použity modulem QSPI, a proto je nutné nastavit registr PQSPAR na hodnotu 0x7F.

#### **Port AS:**

Piny A3 a A2 portu AS jsou použity jako digitální výstupy. Zbylé piny portu nejsou použity. Nastavením registrů PAsPAR a DDRAS na hodnotu 0x0C se docílí požadované vlastnosti.

Následující dva porty QA a QB podle [9] nepřímo zapadají do skupiny GPIO, protože jsou jen čtyř bitové a jsou součástí modulu QADC<sup>7</sup>. Jejich nastavení se provádí standardním způsobem jako u běžných GPIO portů a registry jsou osmi bitové.

#### **Port QA:**

Nastavením DDRQA na hodnotu 0x1B se použijí všechny piny portu jako digitální výstupy.

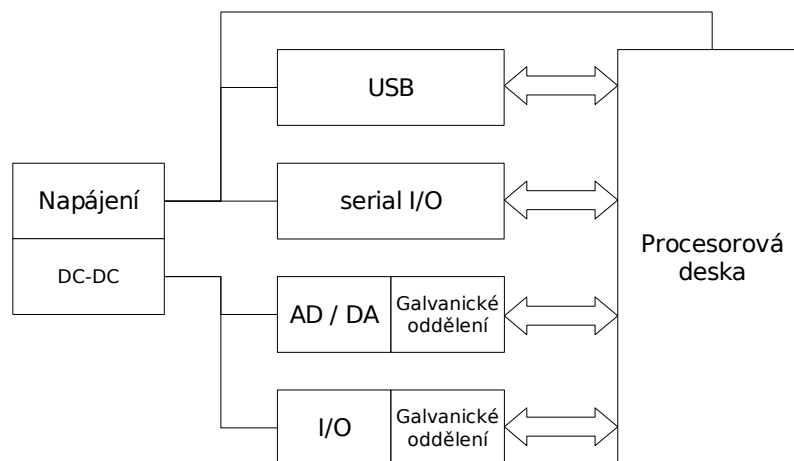
#### **Port QB:**

Nastavením DDRQB na hodnotu 0x00 jsou nastaveny všechny piny portu jako digitální vstupy.

---

<sup>7</sup> Queued Analog Digital Converter modul, v programu není použit

### 3.3 Rozšiřující deska LPCU



Obr. 3.5: Blokové schéma řídicí jednotky LPCU

Rozšiřující deska byla navržena tak, aby se s její pomocí mohl řídit systém laserové projekce. Deska je rozdělena na několik částí (viz Obr. 3.5), které budou popsány dále. Úplná schémata zapojení rozšiřující desky LPCU jsou v příloze č.2. Tabulka 3.7 popisuje konektory osazené na desce LPCU.

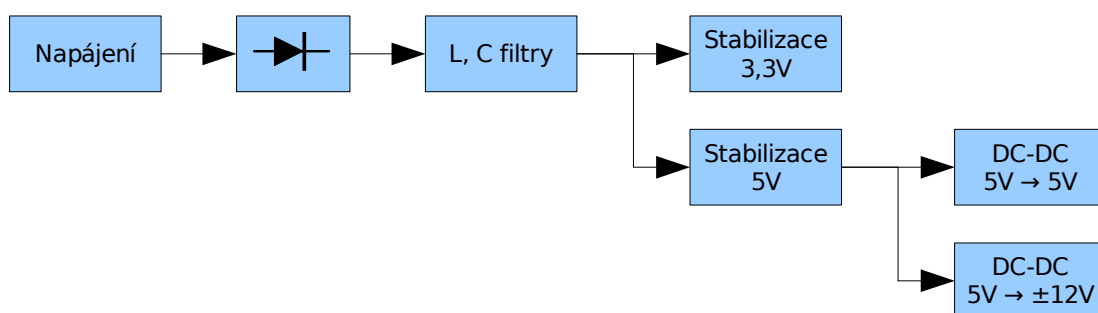
Název	Typ	Zařízení
CON1 (POWER)	SCD-016A	Napájení desky 5,5V - 16V
CON2 (AOM)	CANNON 9	Připojení AOM (Výstupy DA převodníku color)
CON3 (XY-Axis)	CANNON 9	Připojení optického scanneru (Výstupy DA převodníku XY)
CON4 (JTAG)	MLW10G	Konektor JTAG pro programování obvodu Xilinx
CON5 (Logic I/O)	CANNON 9	Vstupy, výstupy logických IO
CON6 (Ethernet)	HFJ11-2450E	Konektor pro připojení do sítě ethernet
CON7 (RS232)	PSH02-04P	Výstup sériové linky pro debugger
CON8, CON9 (DMX)	PSH02-05P	Konektory pro připojení sběrnice DMX
CON10 (USB)	USB1X90	Konektor pro připojení k USB typ A

Tabulka 3.7: Konektory na desce LPCU

### 3.3.1 Napájecí část

Rozšiřující deska je napájena ze stejnosměrného zdroje 5,5V – 16V a je chráněna proti přepólování diodou zapojenou v propustném směru. Napětí je dále filtrováno LC členy a stabilizováno pomocí low drop regulátorů série LFxxCDT [10] na 3,3V pro napájení procesorové desky a na 5V pro napájení DC-DC měničů, které slouží ke galvanickému oddělení napájení procesorové desky od periférií připojených k laserovému systému a generují napětí  $\pm 12V$  pro symetrické napájení operačních zesilovačů (část AD/DA) a +5V<sup>8</sup> pro napájení logických obvodů (části AD/DA a I/O).

Odběr rozšiřující desky s procesorem byl max. 600mA při napájení ze zdroje 5,5V. Přítomnost napájení je signalizováno zelenou LED.



Obr. 3.6: Blokové schéma napájení LPCU

### 3.3.2 Logické IO

Část I/O (viz Obr. 3.5) umožňuje rozšířit řízení systému pomocí logických vstupů a výstupů. K tomuto účelu jsou použity piny portu PA (port QA a QB procesoru) procesorové desky (PA[0-3] vstupy, PA[4-7] výstupy). Pro bezpečnost zařízení jsou galvanicky odděleny pomocí dvou čtyřnásobných optočlenů LTV-846 (IO14, IO15) [11].

### 3.3.3 Sériové IO a ethernet

Tato část (blok serial I/O na Obr. 3.5) obsahuje obvody pro sériovou komunikaci s deskou LPCU. Dalšími obvody na desce jsou dva budiče sběrnice RS486<sup>9</sup> – ADM2486BRWZ [12] (IO22A pro příjem a IO21A pro vysílání). Pomocí mikropsínače (TL2) je možné připojit terminující odpory (v případě, že je deska LPCU koncové zařízení na této sběrnici) a galvanicky spojit zem sběrnice a desky LPCU. Posledním obvodem je budič sběrnice RS232 – MAX3221 (IO20) [13], který slouží k připojení ladícího PC. Připojení k síti ethernet je pomocí konektoru HALO HFJ11-2450E [14] (CON6), který obsahuje i oddělovací transformátor. Připojení obvodů k procesorové desce je popsáno v tabulce 3.8.

<sup>8</sup> při testování, kdy není nutné galv. oddělení, může být nahrazen propojkami J1 a J2

<sup>9</sup> sběrnice RS485 se používá protokolem DMX

Pin	Název	Popis
21 - 22	RXD1, TXD1	připojení budiče MAX3221
30 – 34	TX+, TX–, RX+, RX–	připojení ke konektoru HALO HFJ11-2450E
38, 39	TXD2, RXD2	připojení budiče ADM2486BRWZ

Tabulka 3.8: Připojení části “Sériové IO“ k DNP/5280

### 3.3.4 USB

V této části (blok USB na Obr. 3.5) se nachází řadič sběrnice USB – PDIUSBD12 (IO27) [15]. Obvod vyhovuje standardu USB revize 2.0, má vysokorychlostní paralelní rozhraní k připojení k externí sběrnici procesoru a podporuje plně autonomní DMA operace. Dosahuje přenosové rychlosti 1 MB/s (Bulk a Isochronním módy). Řadič USB na desce v budoucnu (zatím není zprovozněn) může sloužit jako alternativní připojení k PC místo ethernetu. Připojení řadiče USB k procesorové desce je popsáno v tabulce 3.9.

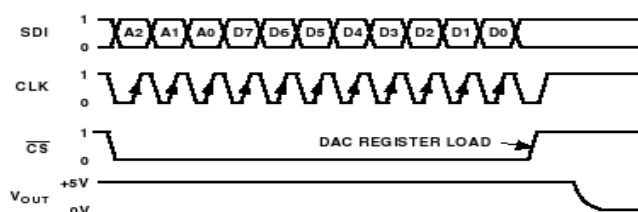
Pin	Název	Popis
12	GPIO	A0 Adresový bit
13	GPIO	SUSP – Nastavení Suspend mu zařízení
25, 26	DMACK, DMREQ	Signály pro DMA přenos – DMA Acknowledge a DMA Request.
44	INT1	Výstup pro vyvolání externího přerušení
48	CS1	Vstupní Signál Chip Select
50, 51	IOR, IOW	Žádost procesoru o zápis/čtení z USB – Read Strobe a Write Strobe
56 – 63	SD[7 – 0]	USB datová sběrnice

Tabulka 3.9: Připojení USB k DNP/5280

### 3.3.5 AD/DA

V této poslední části rozšiřující desky se nacházejí obvody pro řízení laserové projekce. Pro řízení akustooptického modulátoru je použit osminásobný 8 bitový DA převodník AD8801 (IO7) [16] s napětovým výstupem a externí referencí.

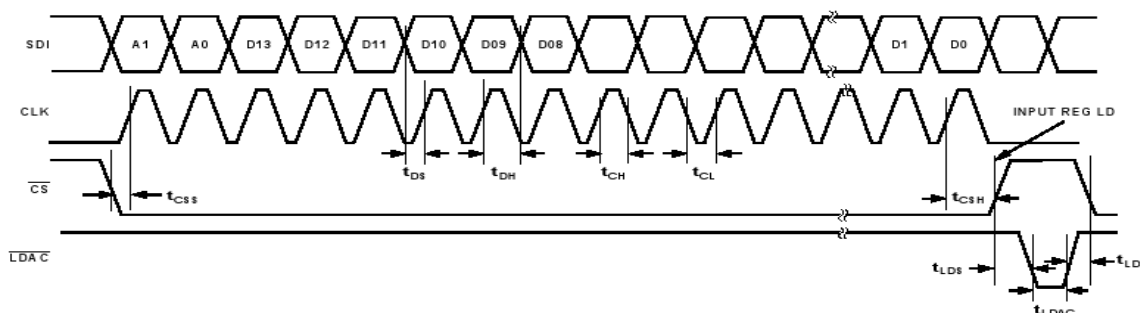




Obr. 3.7: Datový rámec AD8801

Data se do převodníku nahrávají pomocí rozhraní SPI, kde první tři bity datového rámce adresují jeden z osmi DA převodníků (viz Obr. 3.7). Přenosová rychlost sériové linky je až 33 Mbit/s, což umožňuje nahrát všech osm převodníků za 3 $\mu$ s. Pro zvýšení výstupního proudu jsou na výstupy připojeny operační zesilovače TLC274 (IO2 a IO5) [17] v zapojení napěťového sledovače. Jako napěťová reference slouží napájecí napětí převodníku stabilizované kondenzátory.

Pro řízení optického scanneru je použit dvojnásobný 14 bitový DA převodník AD5555 (IO8) [18] s proudovým výstupem a externí referencí. Data se do převodníku nahrávají pomocí rozhraní SPI, kde první dva bity adresují konkrétní DA převodník (viz Obr. 3.8). Přenosová rychlost sériové linky je až 50 Mbit/s.



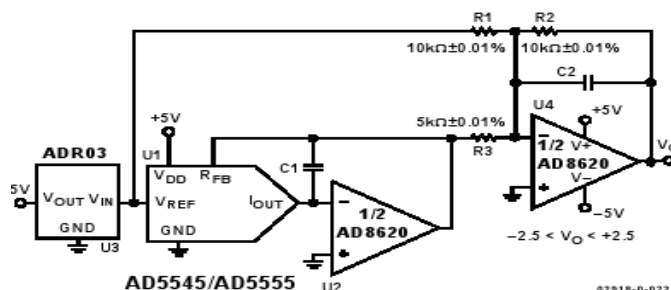
Obr. 3.8: Datový rámec AD5555

Proudové výstupy převodníku jsou převáděny pomocí dvojitých přesných operačních zesilovačů AD8513 (IO4 a IO9) [19]. První operační zesilovač převádí proudový výstup na napětí a druhý operační zesilovač je zapojen jako součtový zesilovač a upravuje výstup tak, aby odpovídal bipolárnímu zapojení s rozsahem napětí  $\pm 5V$  (viz Obr. 3.9). Rovnice popisující hodnotu výstupního napětí je:

$$V_o = \left( \frac{R_2}{R_3} \right) \times \left( \frac{D}{16,384} - 1 \right) \times V_{Ref} + \left( \frac{R_2}{R_1} \right) \times U_1 \quad \text{Vzorec 3.2,}$$

kde  $D$  je číselná hodnota kódu DA převodníku,  $V_{Ref}$  je hodnota napětí reference,  $U_1$  je napětí převedené z výstupního proudu DA převodníku a  $R_1$  až  $R_3$  jsou hodnoty odporů nastavující součtové poměry.

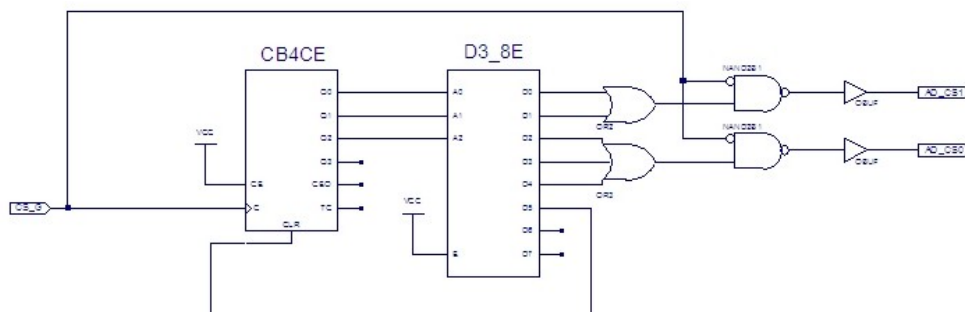
Jako napěťová reference slouží DA převodníku obvod LM4040 (IO3) [20] s výstupním napětím 2,5V s tolerancí maximálně  $\pm 0,1\%$  a teplotním koeficientem maximálně 100 ppm/°C.



Obr. 3.9: Typické zapojení AD5555 s bipolárním výstupem

Pro ověření funkčnosti a správných hodnot výstupních napětí pro optický scanner jsou použity dva dvojnásobné 10 bitové AD převodníky MCP3202 (IO10 a IO13) [21]. Aby bylo na vstupech AD převodníků napětí v rozsahu 0 až 5V a nedošlo k jejich poškození, je upraveno pomocí operačních zesilovačů TCL272 (IO9 a IO12) [17]. Použité převodníky disponují sériovou linkou SPI s přenosovou rychlostí jen 1,8Mhz a pro kontrolu pro napětí je při inicializaci desky se použít dají.

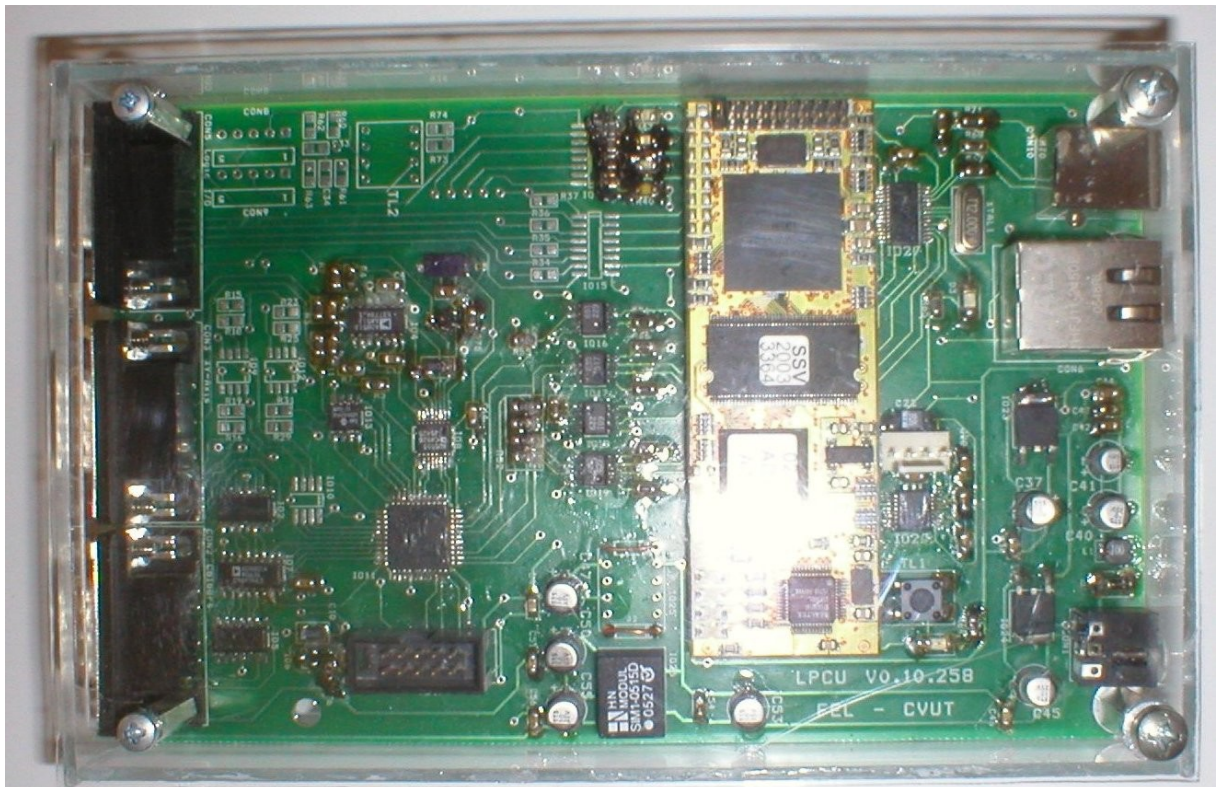
Poslední obvod v této části je CPLD Xilinx XC9536 (IO11) [22], který je naprogramován tak, aby rozšiřoval signály chip select modulu QSPI procesoru. Program v obvodu Xilinx tvoří čítač a dekodér stavu, jehož výsledkem je přiřazení prvních dvou přenosů dat po SPI lince k DA převodníku pro optický scanner a další tři přenosy jsou pak přiřazeny převodníku pro akusticko-optický modulátor. Na Obr. 3.10 je zobrazena funkce CPLD pomocí schématu, který byl vytvořen a přeložen pomocí prostředí a nástrojů ISE WebPack [23]. Všechny QSPI signály jsou od procesorové desky galvanicky odděleny vysokorychlostními optočleny HCPL-0601 a HCPL-0630 (IO16 až IO19) [24].



Obr. 3.10: Naprogramovaná funkce CPLD Xilinx

### 3.3.6 Návrh a osazení plošného spoje

Během návrhu plošného spoje bylo nutné upravit propojení některých součástek tak, aby se spoje zbytečně nekřížily. Plošný spoj je galvanicky rozdělen optočleny a DC-DC měniči na část s procesorem a část s obvody řídicí systém laserové projekce. Konektory pro napájení celé řídicí jednotky a konektory pro připojení k PC jsou umístěny na jednom konci desky a na protějším konci jsou pak konektory pro připojení k laserovému systému. Tištěný spoj je navržen do dvou vrstev na desce rozměry 160x100mm (viz Příloha č.3 a Obr. 3.11).

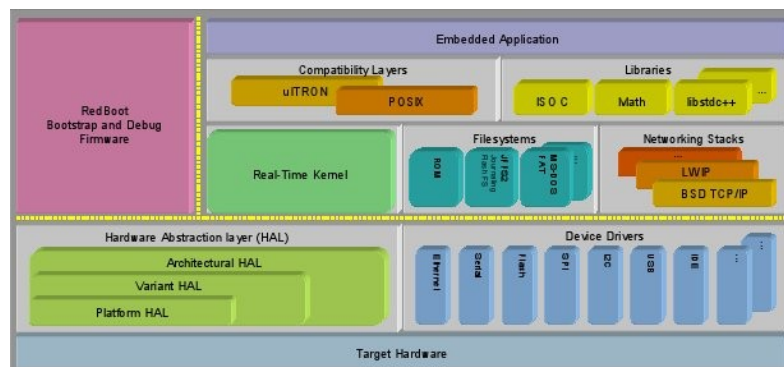


Obr. 3.11: Osazená deska

### 3.4 Řídicí software

Software řídicí jednotky byl vyvíjen pro operační systém eCos pro řídicí jednotku a pro operační systémy Linux a Windows, kde funguje jako simulátor a obrázky scény jsou vykreslovány na obrazovku. Software musí splňovat požadavky, kladené ve specifikaci komunikačního protokolu laserové projekce [7], který se používá v planetáriu. Dále musí řešit nespolehlivost příjmu UDP paketů, použitých k přenosu dat mezi řídicím PC a jednotkou. Úplná dokumentace kódu je v příloze na CD viz příloha č.5.

#### 3.4.1 eCos



Obr. 3.12: Struktura systému eCos

eCos (Embedded Configurable Operating systém) je svobodná open source exekutiva, která byla navržena tak, aby podporovala aplikace s real-time požadavky. Je plně preemptivní, zaručuje real-time doručování signálů a obsahuje bohatu sadu prostředků pro podporu vícevláknových aplikací. eCos také poskytuje plnou funkčnost, požadovanou běžnou embedded aplikací s podporou ovladačů zařízení, správu paměti a výjimek. Je plně konfigurovatelný na úrovni zdrojových kódů pomocí intuitivního grafického nástroje. V plné konfiguraci je eCos plnohodnotný real-time operační systém se všemi potřebnými službami srovnatelný s komerčními operačními systémy nebo může být snadno přizpůsoben přesným potřebám vyvíjené aplikace a s minimalizací použitých zdrojů. Dostupností všech zdrojových kódů nabízí maximální flexibilitu.

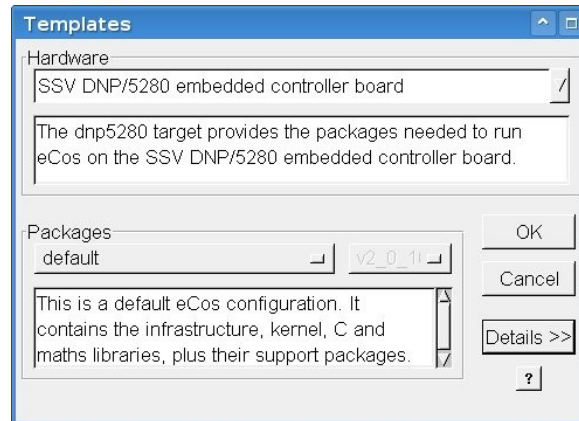
Jádro systému eCos, knihovny a komponenty používají ke komunikaci s procesorem Hardware Abstraction Layer (HAL, viz Obr. 3.12), která podporuje všechny hlavní rodiny procesorů, ale i spoustu méně známých architektur. Jako zavaděč systému je použit RedBoot, což je open source zavaděč systému a zároveň slouží pro ladění. RedBoot využívá stejné HAL infrastruktury jako eCos [25], [26].

eCos je dodáván s vývojovými kity, které nabízí kompletní řešení pro vývoj embedded aplikací. Dále jsou poskytnuty grafické nástroje a nástroje příkazové řádky pro konfiguraci systému eCos. Ke kompilaci kódu eCos aplikace a jejího ladění je potřeba vývojového řetězce GNU (gcc kompilátor, gdb debugger a nástroje binutils) [27].

Nevýhodou eCosu je, že již není příliš aktivně vyvíjen.

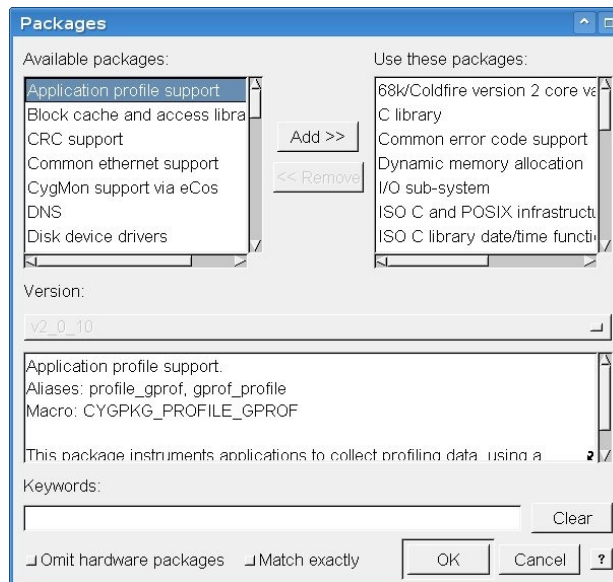
### Konfigurace pro desku DNP/5280:

Po spuštění grafického konfigurátoru (configtool) se vybere menu Build a položku Templates. Objeví se okno Obr. 3.13, kde je nutné zadat typ hardware SSV DNP/5280 a dále vybrat ze skupin Packages All, což nastaví vše potřebné pro práci s procesorovou deskou DNP/5280.



Obr. 3.13: Konfigurace eCos pro desku DNP/5280 – výběr šablony

Dodatečný výběr balíčků je možný přes menu Build položku Packages. Objeví se okno Obr. 3.14, kde je možné přidat do výběru další balíčky do kompilace (např. podpora profilování programu, která byla při vývoji řídicí aplikace využita).

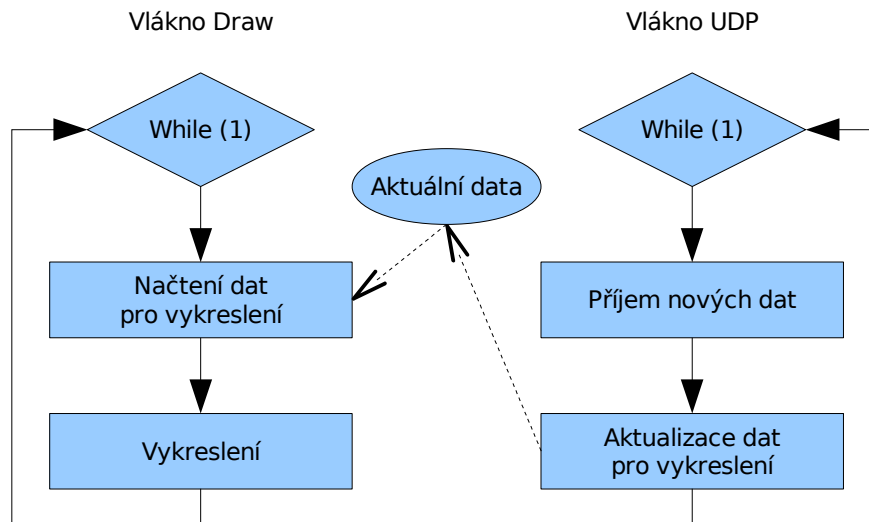


Obr. 3.14: Konfigurace eCos pro desku DNP/5280 – přidání balíčků

Výsledná kompilace se provede přes menu Build a příkaz Library (případně Tests, kdy se zkompilují i testy kompilovaných balíčků).

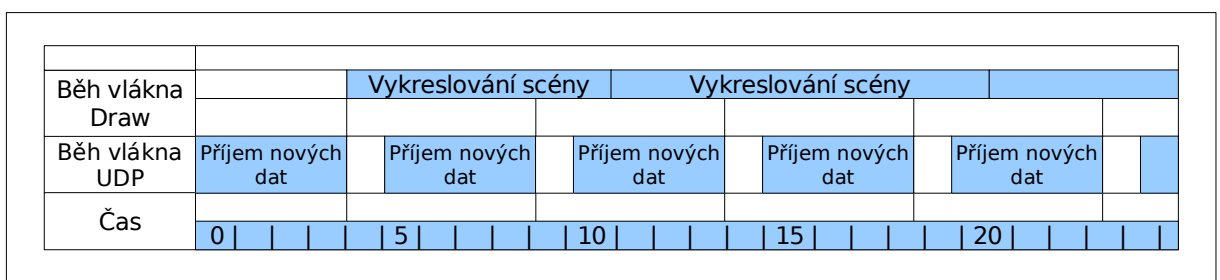
### 3.4.2 Popis běhu programu

Program funguje podle zjednodušeného vývojového diagramu zobrazeném na Obr. 3.15, kde plné šipky značí běh programu a přerušovaná výměna dat. První vlákno programu zpracovává UDP pakety přijaté od řídicího PC, ukládá je jako strukturu do paměti a data předává druhému vykreslujícímu vláknu.



Obr. 3.15: Vývojový diagram programu

Protože data nejsou vykreslována synchronně po jejich příjmu (není předem známa doba vykreslování scény viz Obr. 3.16 a je zapotřebí jejího plynulého vykreslování), může nastat situace, kdy přijatá data nejsou využita nebo naopak by mohlo dojít k přepisu právě vykreslovaných dat. Proto je použit mechanismus počítání referencí (reference counting) [28]

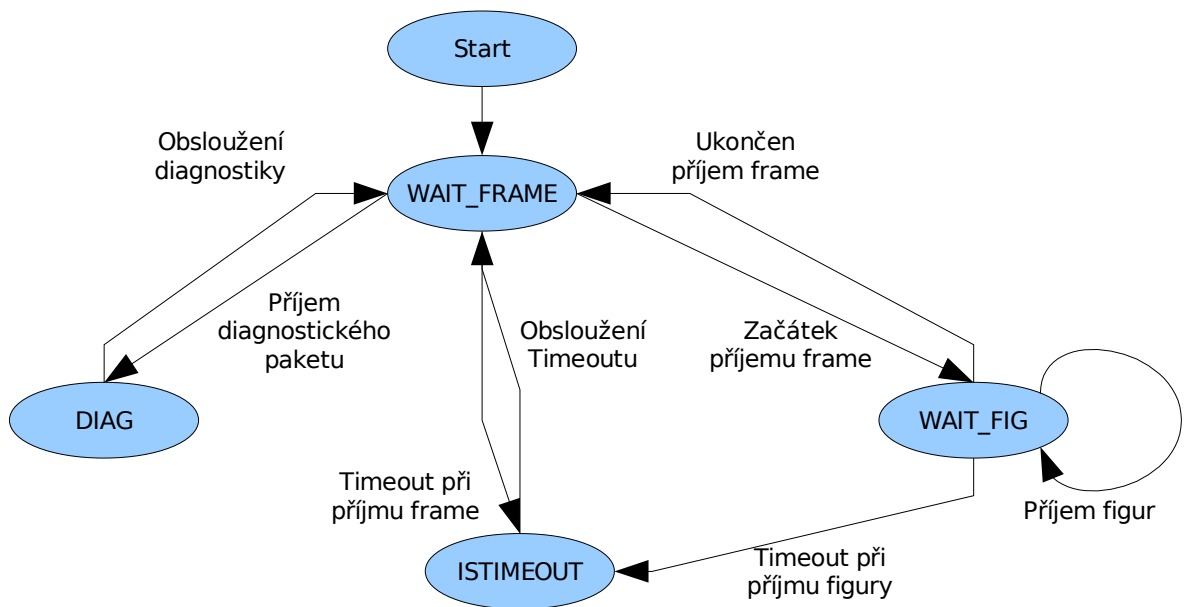


Obr. 3.16: Typický běh programu

(viz sekce 3.4.2) pro správu ukazatelů na struktury typu `t_figure` a `t_frame`, které obsahují informace o vykreslované scéně a její obrázky.

Přijímání dat ze sítě funguje jako stavový automat zobrazený na Obr. 3.17 a je napsán tak, aby vyhovoval standardu POSIX [29]. Díky tomu je umožněn bezproblémový překlad této části programu pod většinou operačních systémů podporující tento standard.

Na začátku je automat ve stavu `WAIT_FRAME`, kdy čeká na příchod paketu `FRAME_DESC`, obsahující informace o přichozících obrázcích výsledné scény.



Obr. 3.17: Stavový automat UDP serveru

Při příjmu paketu FRAME\_DESC je vytvořena struktura typu t\_frame, do které se budou ukládat následující příchozí obrázky a automat přejde do stavu WAIT\_FIG.

Při příjmu paketu WAIT\_FIG se přijatá data uloží jako struktura t\_figure a přidá se do pole obrázků ve struktuře t\_frame. Po přijetí posledního obrázku se nastaví přijatá scéna jako aktuální a předchozí je uložena jako záloha pro případné obnovení ztráty obrázků v následující scéně.

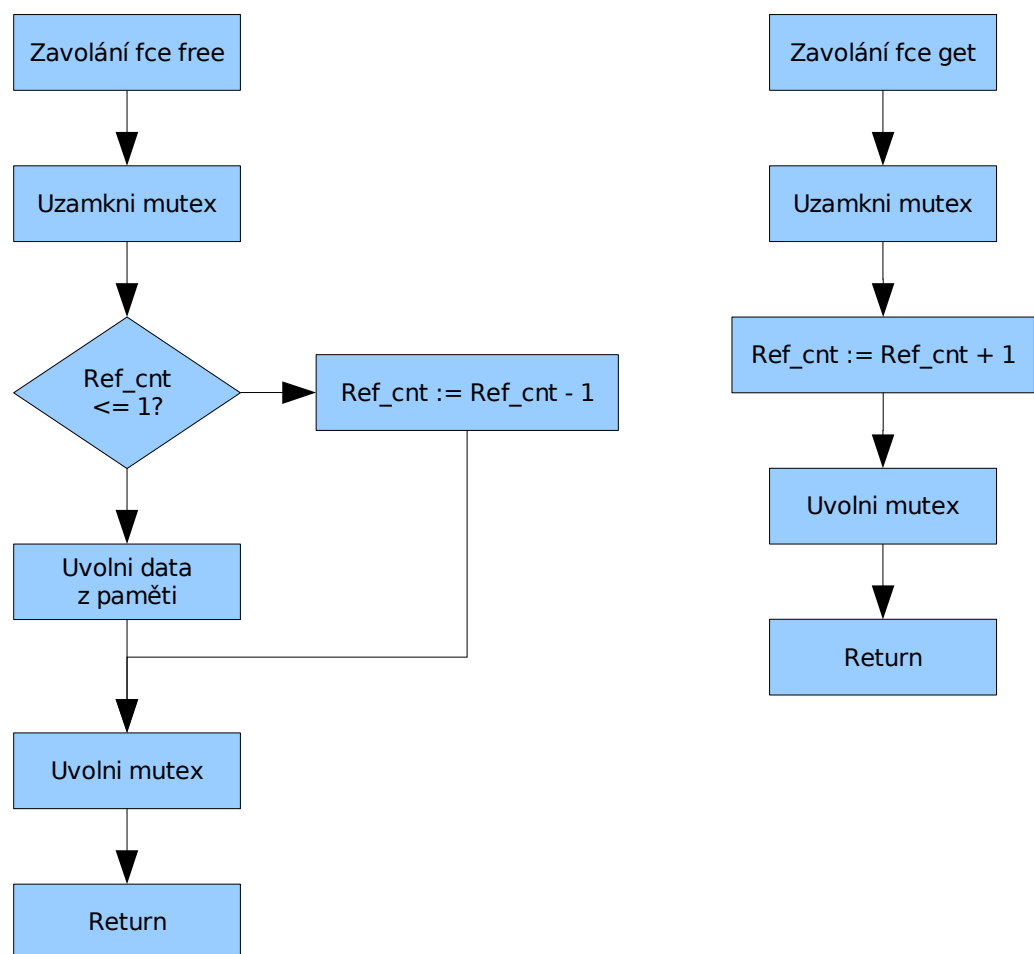
Při vypršení časového limitu při čekání na nová data přejde automat do stavu TIMEOUT, kde je zastaveno vykreslování a jsou uvolněna z paměti všechna stará přijatá data. Po obsloužení timeoutu automat opět přejde do stavu WAIT\_FRAME. Stejná procedura se zatím provádí i při přijetí paketu DIAG a CONF, které zatím nejsou ve specifikaci [7] konkrétně definovány.

Vykreslování scén program provádí v nekonečné smyčce z právě aktuálních dat. Průběh samotného vykreslení se liší podle toho, pro který operační systém byl program přeložen a zda se jedná o simulaci, nebo řízení laserové projekce. V následujících sekcích 3.4.3 a 3.4.2 jsou blíže popsány konkrétní průběhy vykreslování scény.

### 3.4.3 Implementace počítání referencí

Počítání referencí (reference counting) je jednou z možností správy dynamické paměti, kde každý objekt obsahuje proměnnou s počtem referencí (počtem ukazatelů na objekt). Pokud počet referencí objektu dosáhne nuly, a je tím pádem již nedostupný, pak je z paměti odstraněn. Největší výhodou čítače referencí je, že objekty jsou odstraněny hned, jakmile nejsou používány a bez velkých průtahů. V real time aplikacích nebo systémech s omezeným paměťovým prostorem je tato vlastnost důležitá [28].

V programu je mechanismus implementován pomocí dvou funkcí free a get (podle vývojového diagramu Obr. 3.18), kde přiřazení nového ukazatele na objekt je provedeno funkcí get, a když nadále není ukazatel na objekt používán, zavolá se funkce free.



Obr. 3.18: Vývojový diagram čítače referencí



### 3.4.4 Vykreslování pod OS Linux a Windows

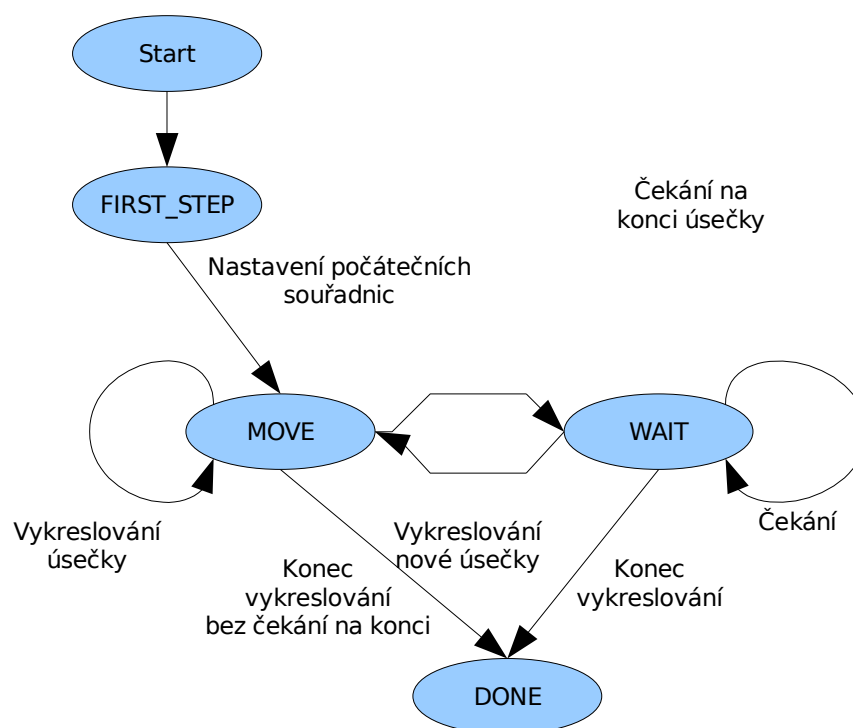
Vykreslování scény je zde simulováno a směřováno na obrazovku PC pomocí knihovny SDLgfx [30]. SDL (Simple DirectMedia Layer) [31], [32] je více-platformní<sup>10</sup> multimediální knihovna, navržená k nízkoúrovňovému přístupu ke zvukům, klávesnici, myši, joysticku, 3D hardwaru přes OpenGLAPI a 2D video framebuffer. SDLgfx je pak rozšíření knihovny SDL o základní grafická primitiva jakou jsou např. přímky. Knihovna SDL je napsána v programovacím jazyce C a je distribuována pod licencí GNU LGPL v2 [33].

Vlastní vykreslující smyčka funguje tak, že data pro vykreslení jsou v cyklu načítána z přijaté struktury obrázku a přímo vykreslována na obrazovku. Na konci vykreslení scény se vlákno na x ns uspí, aby se dal prostor UDP vláknu a přijala se nová data.

Výhodou tohoto simulátoru je snadnější ladění algoritmů řídicího programu (příjem UDP, souběh vláken, kontrola vykreslovaných a přijatých dat, práce s pamětí a ukazateli). V budoucnu může být také tento simulátor využit pro přípravu a odzkoušení celého promítacího programu bez laserového systému.

### 3.4.5 Vykreslování pod OS eCos

Vykreslování se provádí přímo pomocí laserové projekce, řízené deskou LPCU. Nejdříve je nutné inicializovat potřebné periferie procesoru MCF5282 podle popisu v sekci 3.2.1.



Obr. 3.19: Stavový automat vykreslování

<sup>10</sup> Knihovna SDL podporuje většinu operačních systémů (Linux, Windows, MacOS atd.)

Průběh vykreslování je zde oproti simulátoru komplikovanější. Aby výsledná scéna byla pro oko neblíkáající, je zapotřebí vykreslování obrázků pomocí laserového paprsku neustále opakovat. Další zesložitění je, že přímký, z kterých je složen obrázek, můžou být podle specifikace [7] rozdělena na několik částí. Pro zvýšení přesnosti a zachování rychlosti výpočtů se využívá aritmetika s pevnou řádovou čárkou. Samotné vykreslování jednotlivých částí úseček probíhá v přesných  $40\mu\text{s}$  intervalech řízených časovačem procesoru. Vykreslující vlákno po načtení dat scény jen zapne časovač a čeká na dokončení celého vykreslení. Posílání dat DA převodníkům probíhá v obslužné rutině přerušení časovače, kde jsou data vyčítána postupně z přijatých dat scény a posílána pomocí QSPI rychlostí 8,25 Mbit/s.

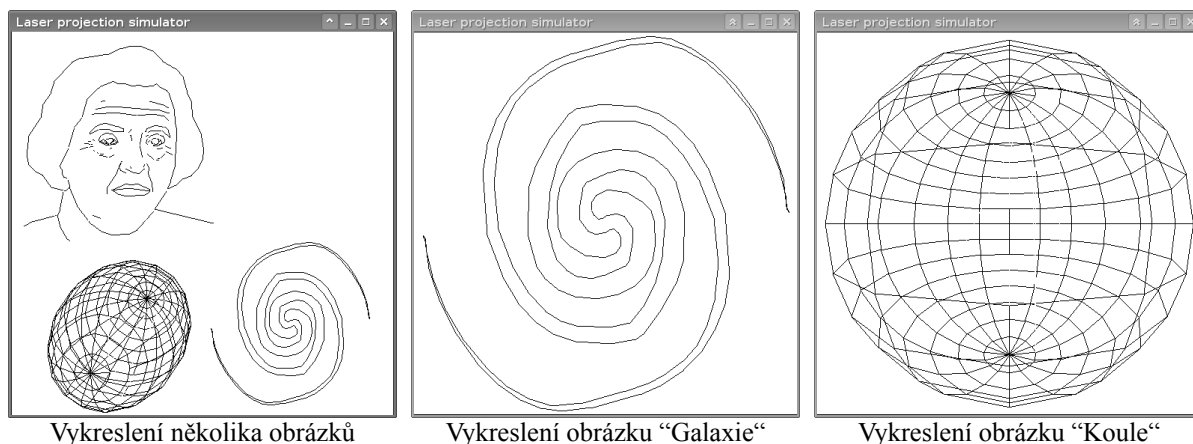
Vykreslování přímků obrázku funguje jako stavový automat na Obr. 3.19. V prvním kroku jsou připraveny počáteční souřadnice obrázku a doba na přesun paprsku se vypočte ze vzdálenosti od předchozí souřadnice. Automat přejde do stavu MOVE, kde se připravená data nahrají do bufferu QSPI modulu a spustí se vysílání. Pokud je vyžadováno čekání na konci úsečky (z důvodu kompenzace dynamických vlastností optického scanneru), přejde automat do stavu WAIT, jinak se připraví nová data pro vykreslení další přímký obrázku. Ve stavu WAIT se čeká na uplynutí daného počtu vypršení časovače ( $40\mu\text{s}$  intervalů), po uplynutí této doby se připraví nová data přímký. Tyto kroky se opakují dokud nejsou zpracovány všechny obrázky ve scéně. Po ukončení vykreslování se přejde do stavu DONE, kde se zastaví časovač, zhasne laser a uvolní se čekající vykreslující vlákno, které může načíst nová data pro další scénu.

## 4. Výsledky

V této sekci jsou popsány dosažené výsledky simulátoru a řídicí jednotky LPCU s výstupy měřeními na osciloskopu a výsledky naměřenými se zapůjčeným optickým scannerem.

### 4.1 Výsledky ze simulátoru

Simulátor byl vytvořen pomocí standardních nástrojů GNU a odladěn pod operačními systémy linux a windows. Pomocí tohoto programu bylo odladěno části s příjmem UDP paketů, synchronizací vláken a byla odzkoušena správná funkčnost implementovaného čítače referencí. Na obrázcích Obr. 4.1 jsou zobrazeny výsledky ze simulátoru<sup>11</sup>.



Obr. 4.1: Výstupy simulátoru

### 4.2 Výsledky s řídicí jednotkou LPCU

Řídicí jednotka byla nejdříve měřena na osciloskopu a na konec byla připojena k laserovému systému, půjčeného z planetária.

Aby jednotka fungovala, je nejprve nutné nahrát program do paměti RAM procesoru, odkud se také spouští. Nahrání je možné provést několika následujícími způsoby. Pomocí ladícího nástroje m68k-elf-gdb a to buď přes sériové rozhraní (standardní nastavení linky je: přenosová rychlost 115200kbps, 8 datových bitů a jeden stop bit) nebo je možné připojit se k desce přes síť ethernet (procesor standardně poslouchá na portu 9000). Další možnost je nahrát program z příkazové řádky RedBootu, který vyžaduje, aby na cílovém počítači byl nastaven TFTP server. Finální aplikace se nahraje do FLASH paměti a spouští se pomocí skriptu při bootování desky.

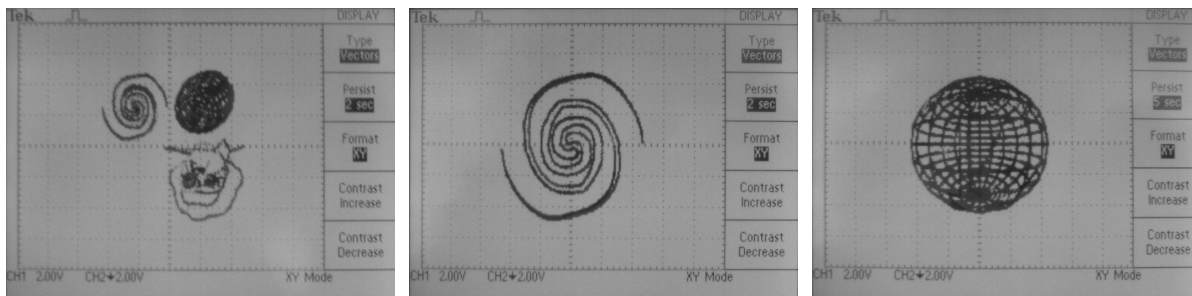
#### 4.2.1 Výsledky měřené na Osciloskopu

Tato část již probíhala s programem nahreným v desce a měřili se průběhy a kvalita výstupních signálů z DA převodníků jak z výstupu pro optický scanner tak výstupu pro akustooptický modulátor. Vytížení procesoru při maximální testované zátěži, kdy byly vykreslovány tři různé složité obrázky v jedné scéně (viz Obr. 4.2 Vykreslení několika obrázků), bylo 98%. Program

<sup>11</sup> Barvy jsou pro lepší kontrast invertovány

během vykreslování využíval maximálně 1/3 z celkového prostoru paměti RAM procesoru.

Na obrázcích Obr. 4.2 jsou výsledky několika měření z výstupů pro optický scanner. Data jsou zobrazena v režimu XY, kde je vidět výsledek, jak by mělo vykreslení vypadat pomocí laserového systému.



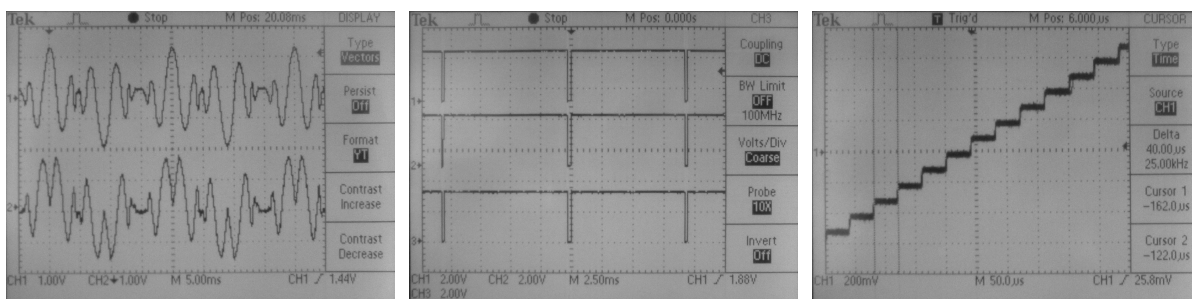
Vykreslení několika obrázků

Vykreslení obrázku "Galaxie"

Vykreslení obrázku "Koule"

Obr. 4.2: Výstup na osciloskop

Na obrázku Obr. 4.3 jsou zobrazeny výstupy v režimu YT. První obrázek zobrazuje průběh výstupu pro optický scanner při vykreslování obrázku "Galaxie", druhý obrázek ukazuje jak se nastavují barevné kanály R, G a B pro akustooptický modulátor. Poslední obrázek je detail výstupu jedné osy optického scanneru, kde jsou vidět 40 $\mu$ s schody tvořené při vykreslování přímek obrázku.



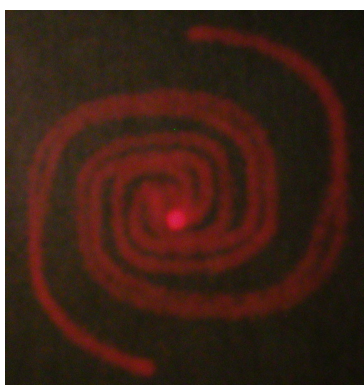
Obr. 4.3: Výstup z osciloskopu: scanner, barvy a schody

### 4.2.2 Výsledky s laserovou projekcí

Poslední měření probíhalo s půjčeným optickým scannerem z planetária. Testování řídicí jednotky nemohlo být plnohodnotně naměřeno, protože jeden servo zesilovač u optického scanneru byl vadný a nebylo možné ho nastavit. Při testování byly výstupní signály z řídicí jednotky nejdříve měřeny na osciloskopu a poté byl paralelně připojen i optický scanner. Naměřené výsledky jsou na Obr. 4.4 a obrazce vykreslované laserem se neshodují s obrazci pozorovanými na osciloskopu. Po důkladném měření a znovunastavení konstant servozesilovačů podle [6] se ukázalo, že obvod na jednotkový skok derivuje signál s aktuální polohou galvanometru. Výsledkem je, že se signál vrátí z žádané hodnoty na nulu (charakteristika vybíjení kondenzátoru) a tím pádem není informace o poloze správná a uzavřená zpětná vazba nemůže regulovat. U rychlých signálů je tato chyba na první pohled nepozorovatelná, ale výsledný průběh se neshoduje s požadovaným.



Vykreslení obrázku "Čtverec"



Vykreslení obrázku "Galaxie"



Vykreslení obrázku "Kružnice"

*Obr. 4.4: Výstupy laseru*

## 5. Podklady pro školní model

Pro školní model bude potřeba objednat základní komponenty pro laserovou projekci, kterými jsou optický scanner a laser. Tyto produkty nabízí na trhu několik firem. Např. německá firma MediaLas<sup>12</sup> nabízí low-cost optický scanner EcoScan, nabízející kompletní řešení pro poloprofesionální laserovou projekci, která by byla pro školní účely vyhovující. Dále je potřeba laser. Podle doporučení odborníků<sup>13</sup> z firmy MediaLas by byl vhodný zelený laser s výkonem alespoň 100 mW. Obojí je možné pořídit za 899 euro (439 euro za EcoScan a 460 euro za zelený laser DPGL 101A [34], případně se dá pořídit levnější červený laser za 299 euro) [35].

## 6. Webové stránky projektu

Průběh řešení projektu, vývoj řídicí jednotky a veškeré informace s tímto projektem spojené jsou dostupné na webových stránkách <http://rtime.felk.cvut.cz/laser/> (viz Obr. 6.1). Stránky jsou vytvořeny pomocí webového nástroje DokuWiki [36].

The screenshot shows a DokuWiki page titled "Laser". The page layout includes a sidebar on the left with sections for "Contents" (Index, home, doxygen, status, 2005, 2006, 2007, xilinx, hv, ideas, laser, links, project, timeplan, unit, playground, wiki, home) and "Commands" (Edit this page, Old revisions, Backlinks, Index, Recent changes, Logout). The main content area displays a "Trace: Home → home → status → 2007 → 05" and a "May 2007" section with a list of tasks: "Finishing project", "Creating final documentation", and "Measuring results with laser and optic scanner". Below this are six images arranged in two rows of three. The top row shows "Ctverec" (square) and "Kruznice" (circle) drawn by laser and on a scope. The bottom row shows "Galaxie" (galaxy) drawn by laser and on a scope. A note below the images states: "Bad result due an error of one of the galanometrs board". At the bottom of the page, there are "Prev Next" and "Back to top" links. The footer of the page includes a login status "Logged in as: Petr Svoboda" and various site icons like "RSS", "ATOM FEED", "LICENSED", "DONATE", "PHP POWERED", "WC", "XHTML 1.0", "WC", "OSF", and "Dokument".

Obr. 6.1: Webové stránky projektu

<sup>12</sup> <http://www.medialas.de/>

<sup>13</sup> Thomas Schulz <[TSchulz@medialas.com](mailto:TSchulz@medialas.com)>

## 7. Závěr

V rámci této diplomové práce jsem se seznámil s principy laserové projekce. Navrhl jsem a realizoval hardware i software řídicí jednotky laserové projekce.

Funkčnost, správné osazení a celkový návrh zapojení periférií na rozšiřující desce jsem odzkoušel měřením výstupních signálů na osciloskopu. Výsledky uvedené v kapitole 4.2.1 potvrzují správnou funkčnost celé jednotky. Měření s komponenty laserové projekce nemohlo být plnohodnotně naměřeno z důvodu vadné desky se servo zesilovači (viz výsledky uvedené v kapitole 4.2.2).

Řídicí jednotka byla naprogramována tak, aby spolupracovala se stávajícím řídicím softwarem. Během vývoje software pro řídicí jednotku jsem musel pro využívané periférie procesoru napsat jednoduché ovladače, které usnadňují jejich nastavení a používání. Pro maximální přenositelnost programu na další operační systémy, je většina kódu psána tak, aby vyhovovalo standardu POSIX. Při testování běhu řídicího programu jsem pro vizuální kontrolu rozšířil vykreslování dat na obrazovku PC. Tím vznikl simulátor laserové projekce, který lze v budoucnosti využít k offline testování projekce na PC bez systému laserové projekce. Řídicí program také řeší nespolehlivost přenosu UDP protokolu tak, aby se minimálně projevila na plynulosti animací. Ztrátovost paketů se projevila především při vykreslování složité scény, kdy byl procesor vyčerpán vykreslováním několika obrázků.

Z měření zatížení procesoru při vykreslování složitější scény, kdy bylo zatížení procesoru 98%, plyne, že by bylo dobré kód více optimalizovat. Především část zpracování dat ve vykreslující části a v krajním případě napsat tuto část v assembleru. Ale i při takto vysokém zatížení procesoru byla testovaná scéna vykreslována plynule. Další problém, který se v laboratorních podmínkách neprojevil, by mohl být přítomnost rušivých signálů. K odrušení takových signálů by se mohl nechat vyrobit čtyřvrstvý tištěný spoj a na prostřední dvě vrstvy připojit rozlitou zem a napájení.

Řídicí jednotku je možné rozšířit o řízení zařízení pomocí protokolu DMX dopsáním ovladačů pro tento protokol a osazením budiče RS485 na desku. Další rozšíření je možné o logické vstupy/výstupy, jejichž piny jsou momentálně osazeny LED diodami. Jako alternativní komunikace s řídicím PC může být, po napsání ovladačů, použita sběrnice USB, jejíž řadič je na desce osazen. Poslední rozšíření by mohl být zpětnovazební řízení scannerů jednotkou. Přidáním adekvátních AD převodníků (na desce použité nejsou pro tento účel vhodné) by bylo možné korigovat chyby vzniklé například změnou teploty, nebo stárnutím součástek.

Průběh řešení projektu, vývoj řídicí jednotky a veškeré informace s tímto projektem spojené jsou dostupné na webových stránkách <http://rtime.felk.cvut.cz/laser>

## 8. Použitá literatura

- 1: **Ing. Vladimír Vít:** *Televizní technika – Projekční a velkoplošné zobrazení*  
BEN technická literatura, 2000
- 2: *Polychromatic acusto-optic eight channel RF driver module:* Neos technology, 1997
- 3: *Acousto-optic modulator*, [on-line]  
URL: <[http://en.wikipedia.org/wiki/Acousto-optic\\_modulator](http://en.wikipedia.org/wiki/Acousto-optic_modulator)> [cit. 20.5.2007]
- 4: *DMX (lighting)*, [on-line]  
URL: <[http://en.wikipedia.org/wiki/DMX\\_\(lighting\)](http://en.wikipedia.org/wiki/DMX_(lighting))> [cit. 20.5.2007]
- 5: *About DMX*, [on-line]  
URL: <<http://www.pangolin.com/LD2000/dmx-about.htm>> [cit. 20.5.2007]
- 6: *Single Axis Board Level:* Cambridge Technology, 2001
- 7: **Ing. Michal Sojka:** *Specifikace komunikačního protokolu laserové projekce*,  
[dokument na CD-ROM], 2007
- 8: **David Kalinsky, Roe Kalinsky:** *Introduction to Serial Peripheral Interface*, [on-line]  
URL: <<http://embedded.com/showArticle.jhtml?articleID=9900483>> [cit. 20.5.2007]
- 9: *MCF5282 ColdFire Microcontroller - User's Manual:* Freescale semiconductor,  
[dokument na CD-ROM]
- 10: *eCos User's Guide:* Red Hat Inc., eCosCentric Ltd., [on-line]  
URL: <<http://ecos.sourceforge.org/docs-latest/user-guide/ecos-user-guide.html>>  
[cit. 20.5.2007]
- 11: *RedBoot User's Guide:* Red Hat Inc., eCosCentric Ltd, [on-line]  
URL: <<http://ecos.sourceforge.org/docs-latest/redboot/redboot-guide.html>> [cit. 20.5.2007]
- 12: *eCosPro Flyer:* eCosCentric Ltd, [on-line]  
URL: <<http://www.ecoscentric.com/datasheets/eCosProFlyer.pdf>> [cit. 20.5.2007]
- 13: *Very low-drop voltage regulators:* ST Microelectronic, [dokument na CD-ROM]
- 14: *Photocoupler GaAs ired & photo-transistor:* Toshiba, [dokument na CD-ROM]
- 15: *FastJack Single Port:* HALO Electronics, [dokument na CD-ROM]
- 16: *High Speed Half-Duplex iCoupler Isdated RS-485 Transceiver:* Analog Devices,  
[dokument na CD-ROM]



- 17: *Single channel RS232 line driver/receiver*: Texas instruments, [dokument na CD-ROM]
- 18: *USB interface device with parallel bus*: Philips, [dokument na CD-ROM]
- 19: *Octal 8-Bit TrimDACwith Power Shutdown*: Analog Devices, [dokument na CD-ROM]
- 20: *Precision quad operational amplifiers*: Texas Instruments, [dokument na CD-ROM]
- 21: *Dual, Current-Output, Serial-Input, 16-/14-Bit DAC*: Analog Devices, [dokument na CD-ROM]
- 22: *Precision, Very Low Noise, Low Input Bias Current, Wide Bandwidth JFET Operational Amplifiers*: Analog Devices, [dokumentna CD-ROM]
- 23: *Precision Micropower Shunt Voltage Reference*: National Semiconductor, [dokument na CD-ROM]
- 24: *Dual Channel 12-bit A/D Converter with SPI* Microchip, [dokument na CD-ROM]
- 25: *XC9536 In-System Programmable CPLD*: Xilinx, [dokument na CD-ROM]
- 26: Xilinx Inc., *ISE WebPack* [on-line]. Ver 9.1i for Windows.  
URL: <[http://www.xilinx.com/ise/logic\\_design\\_prod/webpack.htm](http://www.xilinx.com/ise/logic_design_prod/webpack.htm)> [cit. 20.5.2007]
- 27: *High Speed-10 MBit/s Logic Gate Optocouplers*: Fairchild semiconductor [dokument na CD-ROM]
- 28: *Reference counting*, [on-line]  
URL: <[http://en.wikipedia.org/wiki/Reference\\_counting](http://en.wikipedia.org/wiki/Reference_counting)> [cit. 20.5.2007]
- 29: *POSIX*, [on-line]  
URL: <<http://en.wikipedia.org/wiki/POSIX>> [cit. 20.5.2007]
- 30: *Andreas Schiffler*: *SDL\_gfx Library*, [on-line]  
URL: <<http://www.ferzkopp.net/joomla/content/view/19/14/>> [cit. 20.5.2007]
- 31: *Simple Direct Media Layer*, [on-line]  
URL: <[http://en.wikipedia.org/wiki/Simple\\_DirectMedia\\_Layer](http://en.wikipedia.org/wiki/Simple_DirectMedia_Layer)> [cit. 20.5.2007]
- 32: *SDL Simple Directmedia Layer*, [on-line]  
URL: <<http://www.libsdl.org/>> [cit. 20.5.2007]
- 33: *GNU Lesser General Public License*: Free Software Foundation, Inc, [on-line]  
URL: <<http://www.gnu.org/licenses/lgpl.html>> [cit. 20.5.2007]

- 34: *Diode Pumped Green Solid State Laser*: MediaLas, [on-line]  
URL: <[http://www.medialas.de/showlaser/greenlaser\\_e.htm](http://www.medialas.de/showlaser/greenlaser_e.htm)> [cit. 20.5.2007]
- 35: *Laser Components Pricelist*: MediaLas, [on-line]  
URL: <[www.medialas.de/secure](http://www.medialas.de/secure)> [cit. 20.5.2007]
- 36: **Andreas Gohr**: *Dokuwiki*, [on-line]  
URL: <<http://wiki.splitbrain.org/wiki:dokuwiki>> [cit. 20.5.2007]

## 9. Přílohy

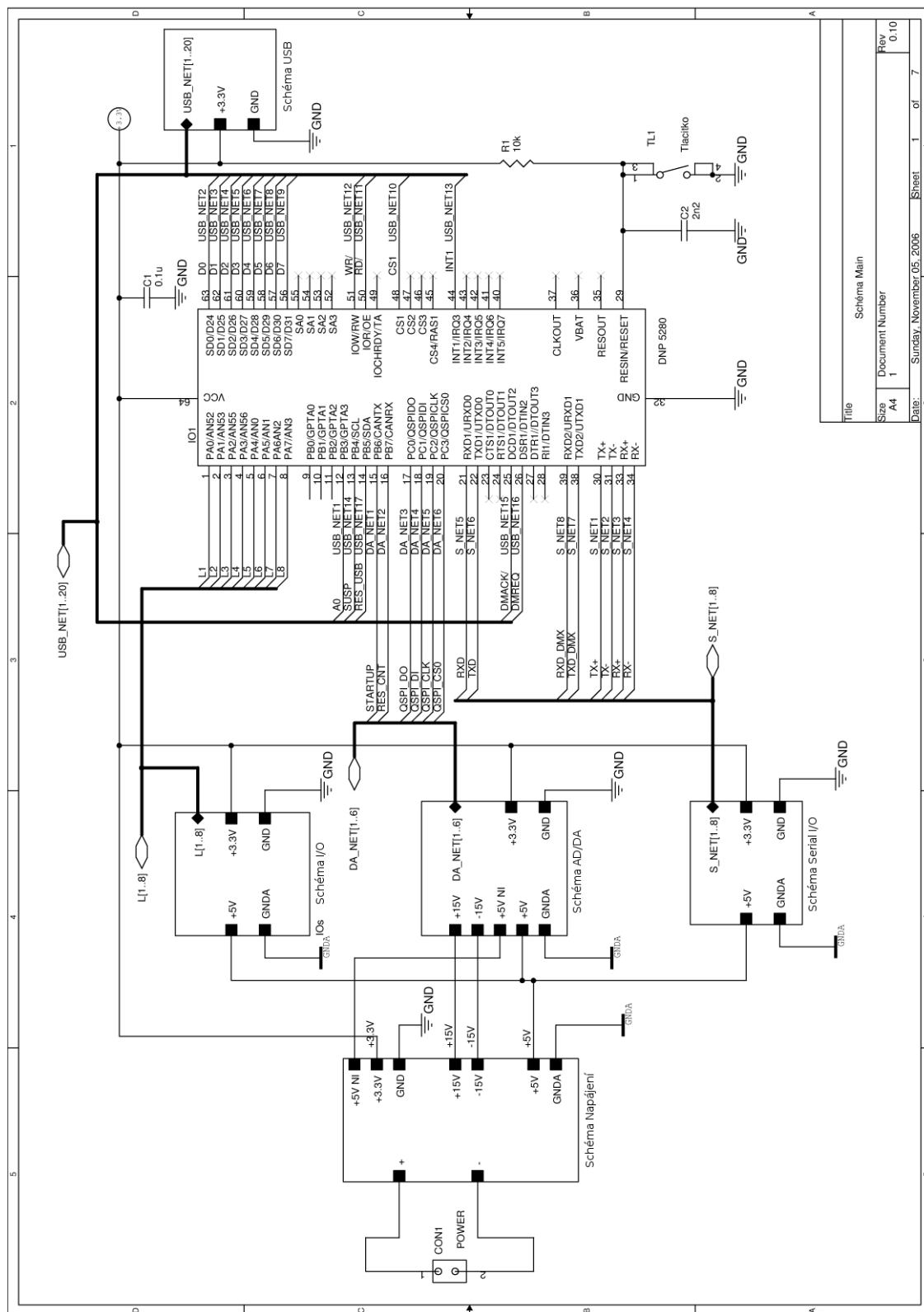
### ***Příloha č.1: Tabulka pinů konektorů LPCU***

Název	Pin	Popis pinu
CON1	1	Plus napájení
	2	Zem napájení
CON2	1	Zem AOM
	2	Výstup O8 DA2 (AOM)
	3	Výstup O7 DA2 (AOM)
	4	Výstup O2 DA2 (AOM)
	5	Výstup O1 DA2 (AOM)
	6	Výstup O5 DA2 (AOM)
	7	Výstup O6 DA2 (AOM)
	8	Výstup O3 DA2 (AOM)
	9	Výstup O4 DA2 (AOM)
CON3	1	Zem
	2	Výstup A DA1 (OSAX)
	3	Výstup B DA1 (OSAY)
	4	Zem
	5	Zem
	6	Vstup CH0 AD1 (Position)
	7	Vstup CH1 AD1 (Other)
	8	Zem
	9	Zem
CON4	1	TCK (JTAG)
	2	TMS (JTAG)
	3	TDI (JTAG)
	4	TDO (JTAG)
	5	Zem
	6	Nic
	7	Zem
	8	Vcc
	9	Zem
	10	Nic
CON5	1	Zem
	2	Logický výstup
	3	Logický výstup
	4	Logický vstup

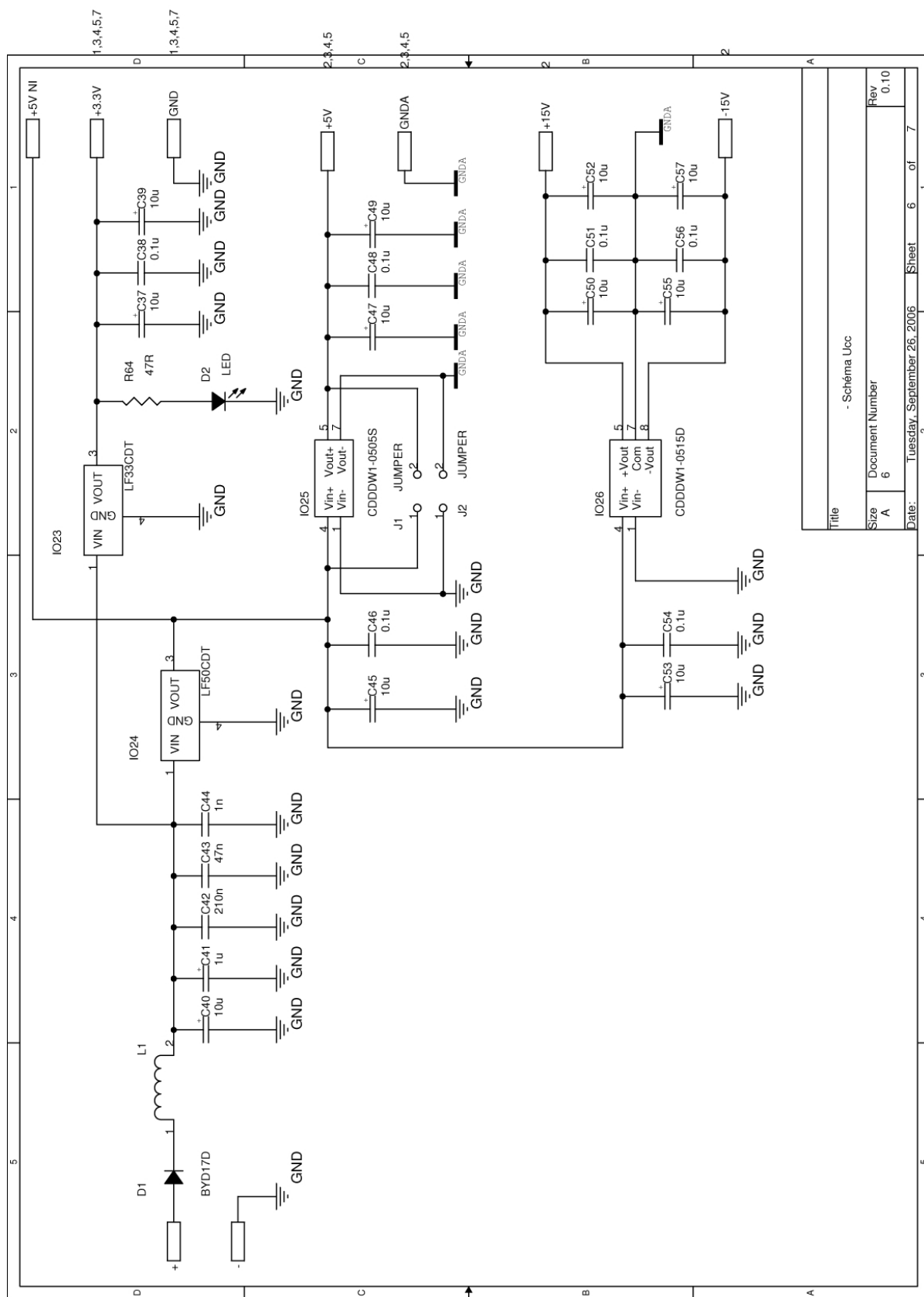
	5	Logický vstup
	6	Logický výstup
	7	Logický výstup
	8	Logický vstup
	9	Logický vstup
CON6	1	TX+
	2	TX-
	3	RX+
	4	Blokující kondenzátor
	5	Blokující kondenzátor
	6	RX-
	7	Nic
	8	Zem
CON7	1	Zem
	2	Serial RX
	3	Serial TX
	4	Napájení
CON8, CON9	1	Zem
	2	B TX (DMX)
	3	A TX (DMX)
	4	B RX (DMX)
	5	A RX (DMX)
CON10	1	EOT
	2	D – (USB)
	3	D + (USB)
	4	Zem
	5	Zem
	6	Zem

*Tabulka 9.1: Popis pinů konektorů LPCU*

## Příloha č.2: Schémata LPCU

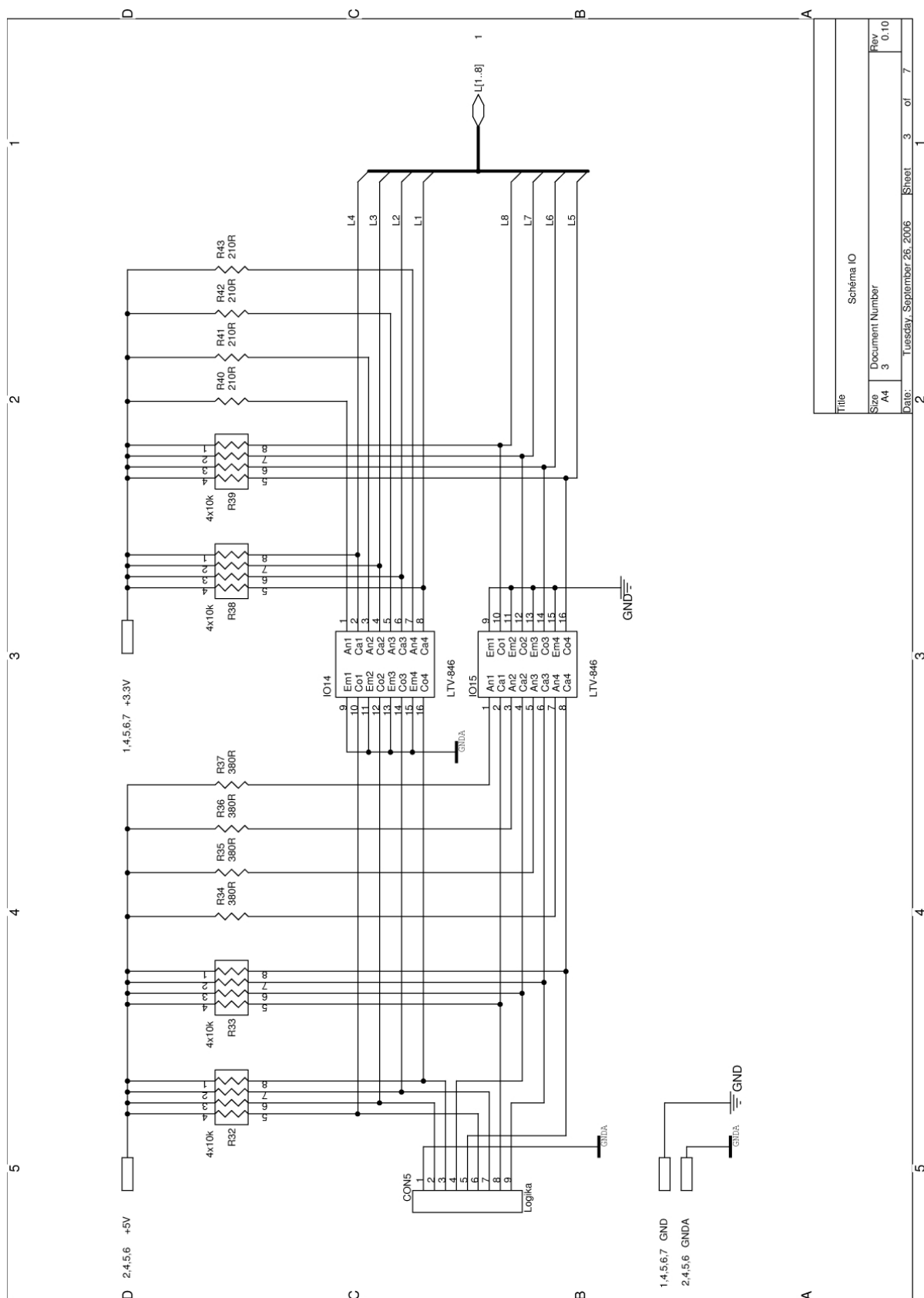


Obr. 9.1: Schéma Main

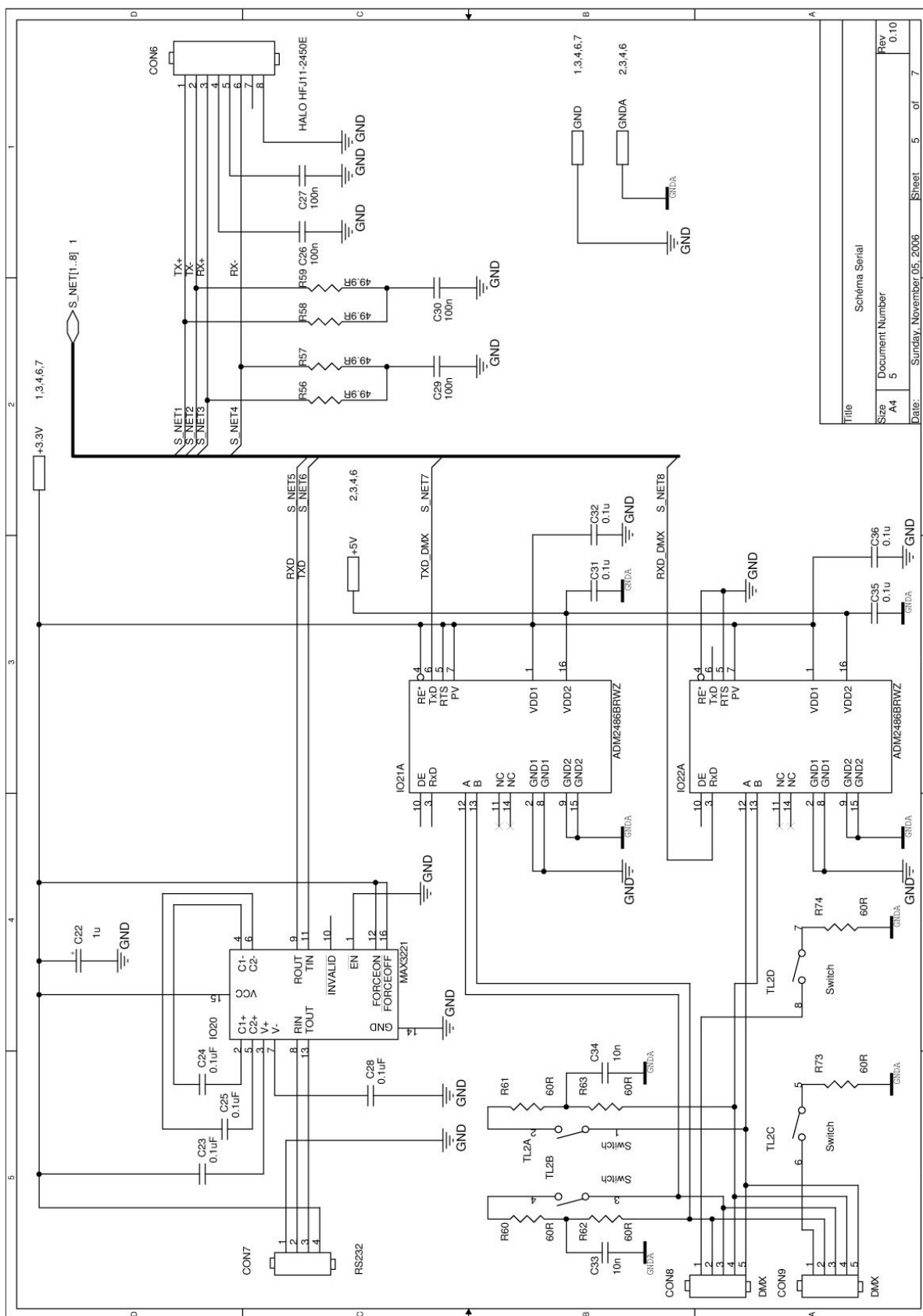


Title		- Schéma Ucc	
Size	Document Number	Rev	
A	6	0,10	
Date:	Tuesday, September 26, 2006	Sheet	6 of 7

Obr. 9.2: Schéma Ucc



Obr. 9.3: Schéma I/O

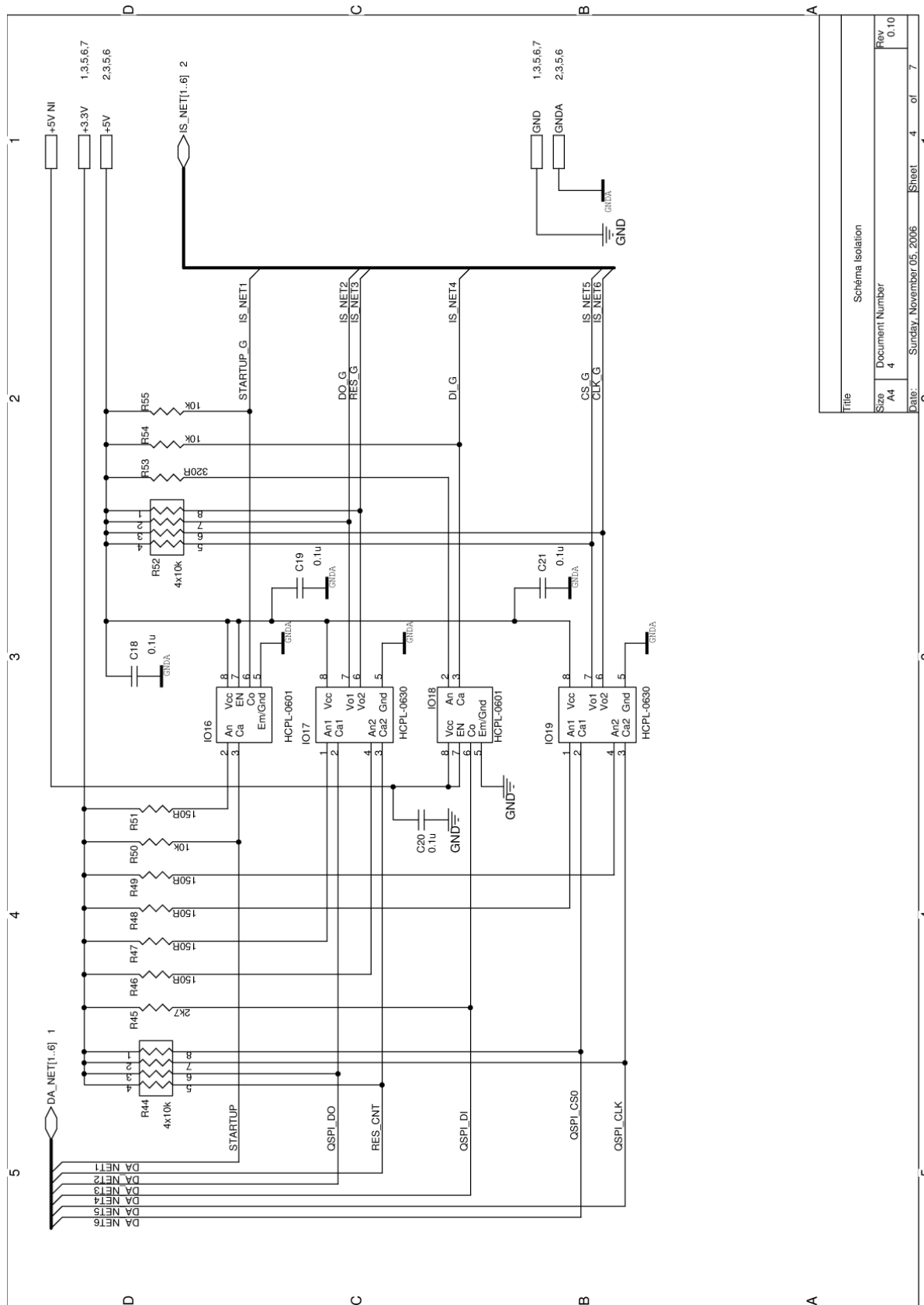


Title	Schéma Serial					
Size	A4	5	5	of	7	Rev 0.10
Document Number	S					
Date:	Sunday, November 05, 2006					
Sheet	5					

Obr. 9.4: Schéma Serial I/O

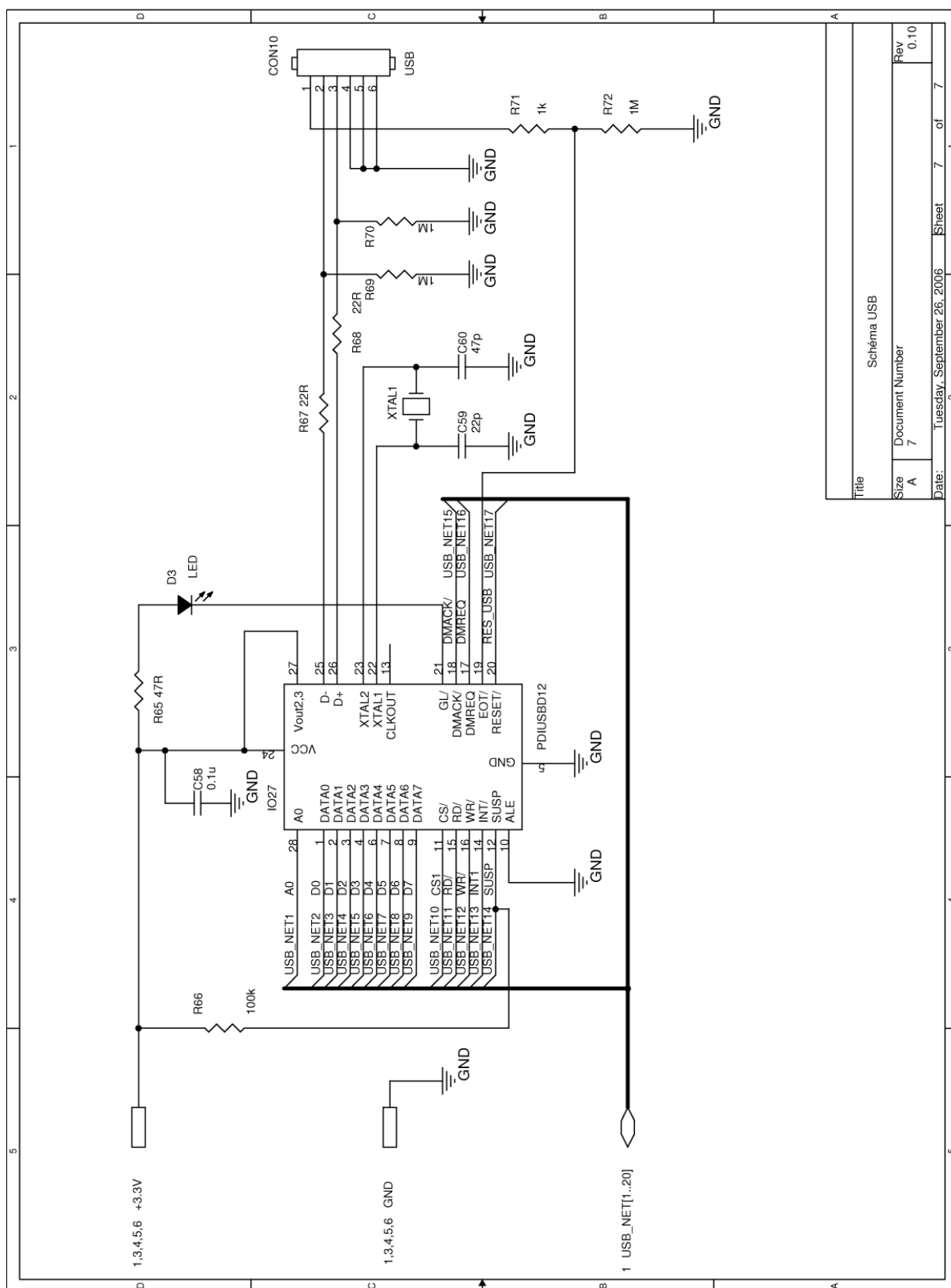






Title		Schéma Isolation	
Size	Document Number	Rev	
A4	4	0.10	
Date:	Sunday, November 05, 2006	Sheet	4 of 7

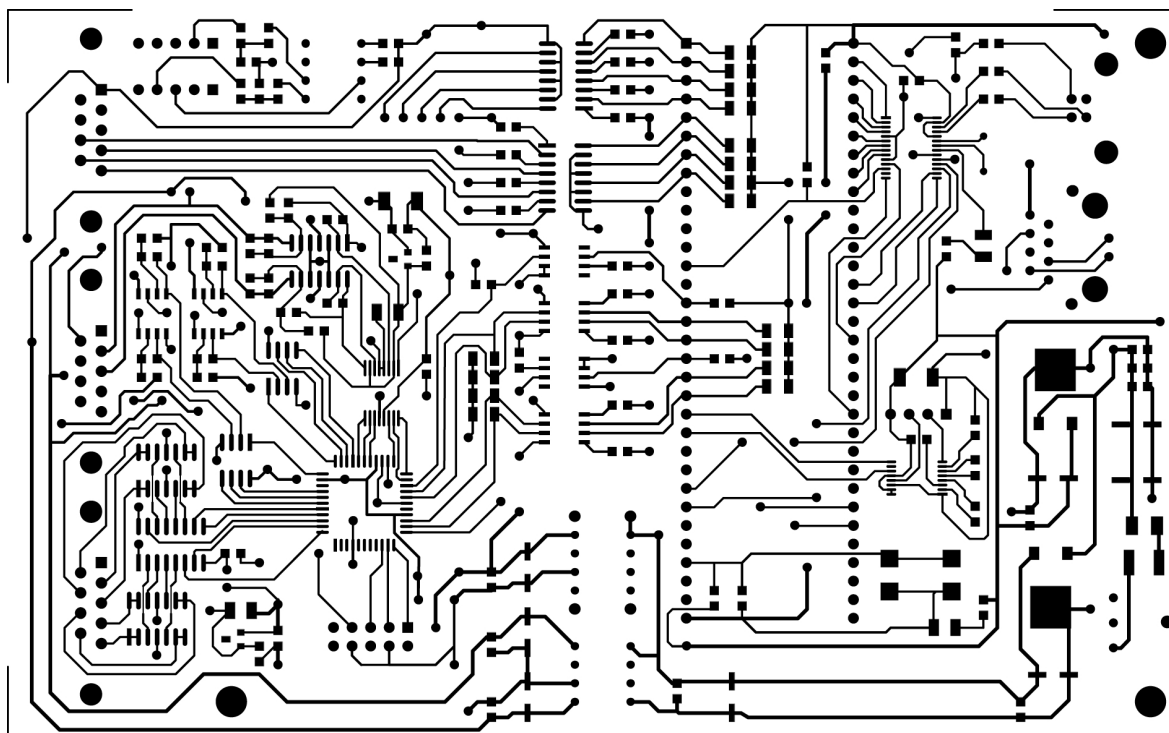
Obr. 9.6: Schéma Isolation



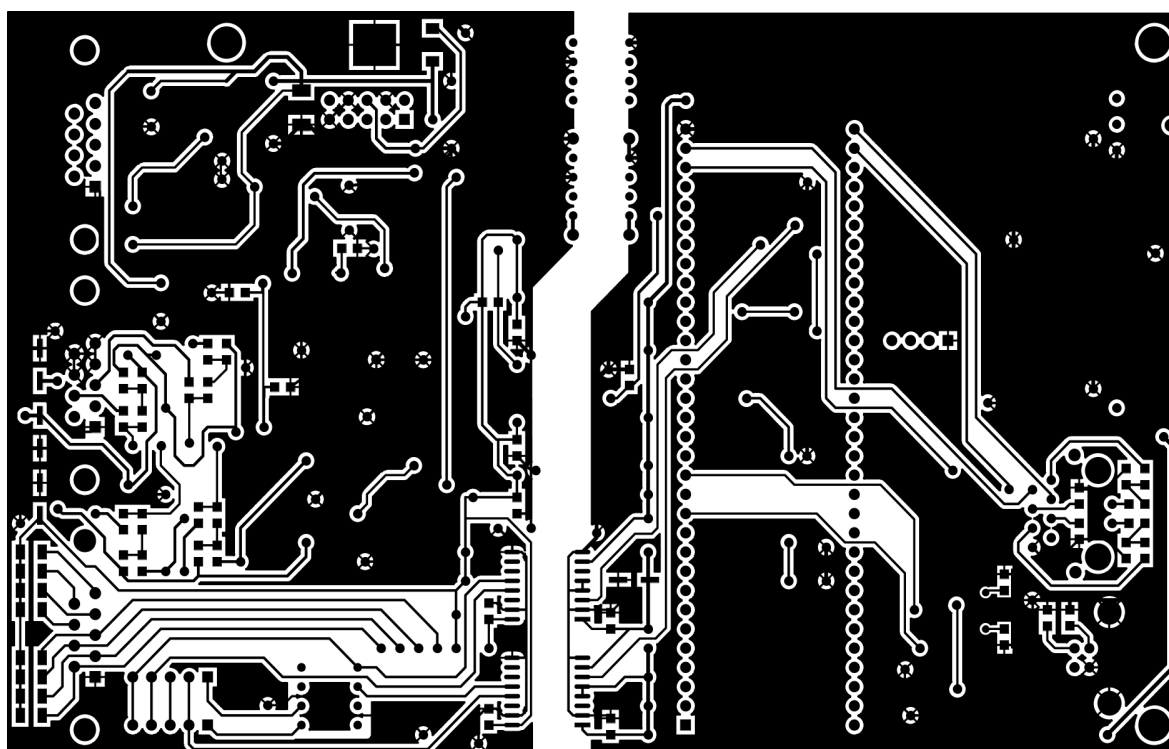
Title		Schema USB	
Size	A	Document Number	7
Rev	0.10	Date:	Tuesday, September 26, 2006
		Sheet	7 of 7

Obr. 9.7: Schéma USB

### Příloha č.3: Plošný spoj

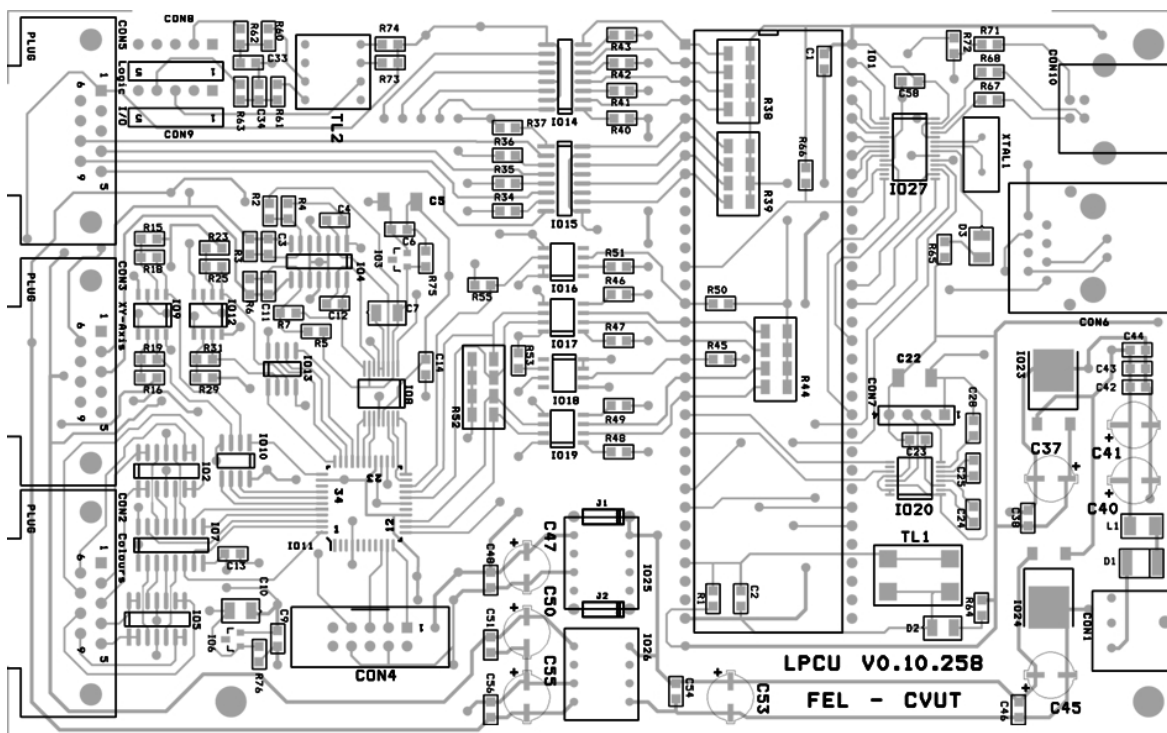


Obr. 9.8: Tištěný spoj – horní strana

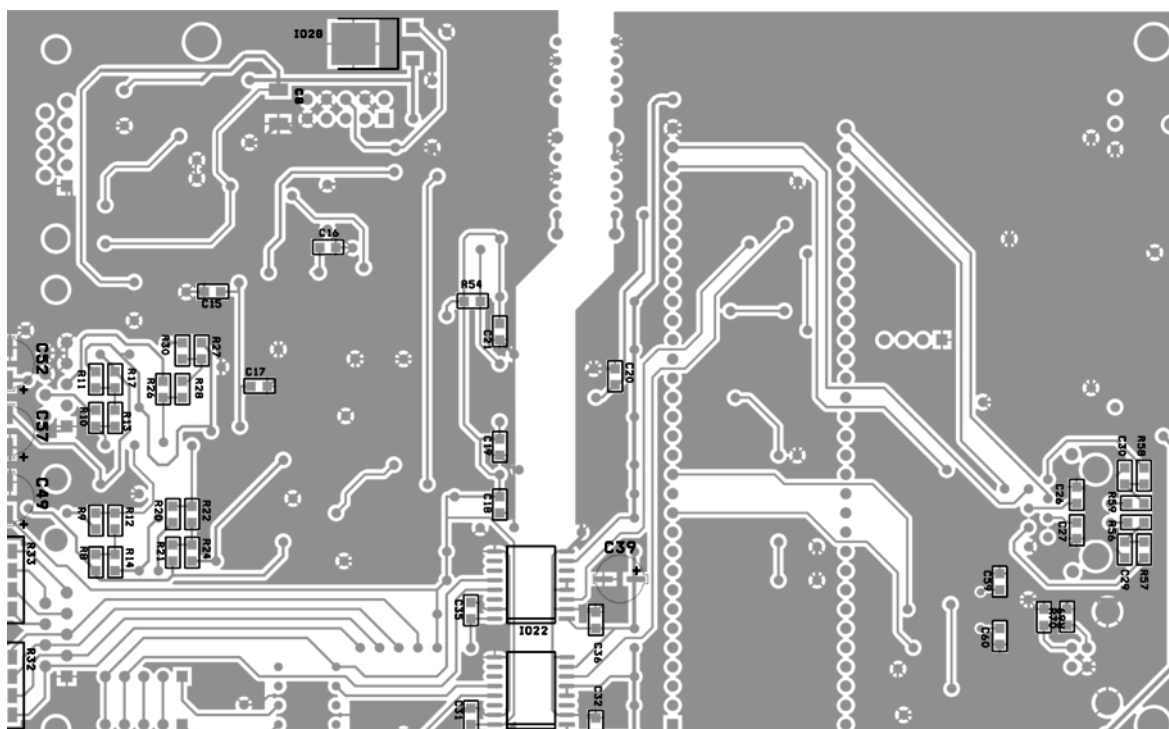


Obr. 9.9: Tištěný spoj - spodní strana

## Příloha č.4: Osazení desky



Obr. 9.10: Rozmístění součástek – horní strana



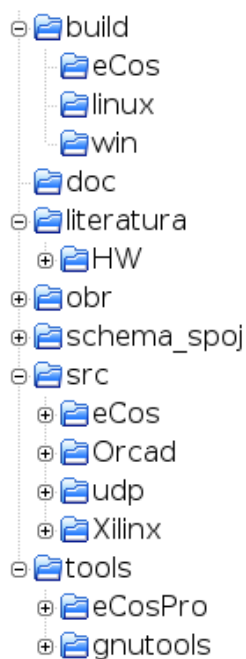
Obr. 9.11: Rozmístění součástek – spodní strana

## Příloha č.5: Obsah přiloženého CD

Struktura CD je zobrazena na Obr. 9.12 a Tabulka 9.2 popisuje obsah jednotlivých adresářů.

build	adresář obsahuje přeložený řídicí program pro operační systémy eCos, linux a indows (rozděleny do podadresářů)
doc	Obsahuje dokumentaci řídicího programu
literatura	obsahuje použitou literaturu (v podadresáři HW jsou umístěny technické dokumentace použitých součástek)
obr	adresář s obrázky z výsledků různých měření
schema_spoj	obsahuje schema zapojení řídicí jednotky a plošný spoj
src	Tento adresář obsahuje podadresáře se zdrojovými kódy: eCos – obsahuje přeložené soubory OS eCos Orcad – obsahuje schémata a tištěný spoj udp – obsahuje zdrojové kódy řídicího programu Xilinx – obsahuje soubory k naprogramování CPLD Xilinx
tools	Obsahuje použité nástroje použité pro vývoj aplikace pro OS eCos

Tabulka 9.2: Struktura CD



Obr. 9.12: Struktura CD